

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-255521

(43)Date of publication of application : 21.09.2001

(51)Int.Cl.

G02F 1/1335  
C25D 13/10  
G02B 5/20  
G02F 1/1333  
G02F 1/1368  
// C25D 21/00

(21)Application number : 2000-067594

(71)Applicant : FUJI XEROX CO LTD

(22)Date of filing : 10.03.2000

(72)Inventor : SHIMIZU TAKASHI  
OTSU SHIGEMI  
AKUTSU HIDEKAZU  
TOMONO TAKAO

**(54) MANUFACTURING METHOD FOR TFT(THIN-FILM TRANSISTOR) SUBSTRATE INTEGRATED WITH COLOR FILTER****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a method for simultaneously manufacturing plural TFT substrates integrated with color filters, which is capable of directly forming the smooth and uniform color filters, having sufficient coloring concentration on the plural TFT substrates with the application of a low voltage within the withstand voltage region of the TFT.

**SOLUTION:** The method for manufacturing the TFT substrates integrated with the color filters, capable of taking the plural TFT substrates out from an insulation substrate, is characterized by containing a step to form short rings for gates, short-circuiting the gate bus lines of the respective TFT substrate parts, and short rings for sources in plural series, short-circuiting the source bus lines for plural colors provided on the respective TFT substrate parts, and a step for forming the color filters on the respective TFT substrate parts by using an aqueous electrolytic solution containing an electrodeposition material with properties to be deposited concomitant with the change in the hydrogen ion concentration, by applying a voltage to the short rings for the gates and by applying voltage to a series selected from the among plural series of the short rings for sources.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-255521

(P2001-255521A)

(43)公開日 平成13年9月21日(2001.9.21)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコ-ト*(参考)
G 0 2 F 1/1335	5 0 5	G 0 2 F 1/1335	5 0 5 2 H 0 4 8
C 2 5 D 13/10		C 2 5 D 13/10	A 2 H 0 9 0
G 0 2 B 5/20	1 0 1	G 0 2 B 5/20	1 0 1 2 H 0 9 1
G 0 2 F 1/1333	5 0 0	G 0 2 F 1/1333	5 0 0 2 H 0 9 2
1/1368		C 2 5 D 21/00	Z
審査請求 未請求 請求項の数12 O L (全 19 頁) 最終頁に続く			

(21)出願番号 特願2000-67594(P2000-67594)

(22)出願日 平成12年3月10日(2000.3.10)

(71)出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂二丁目17番22号

(72)発明者 清水 敬司

神奈川県足柄上郡中井町境430 グリーン

テクなかい 富士ゼロックス株式会社内

(72)発明者 大津 茂実

神奈川県足柄上郡中井町境430 グリーン

テクなかい 富士ゼロックス株式会社内

(74)代理人 100079049

弁理士 中島 淳 (外3名)

最終頁に続く

(54)【発明の名称】 カラーフィルター一体型T F T基板の製造方法

(57)【要約】

【課題】 T F Tの耐電圧域の低電圧を印加して、十分な着色濃度を有し平滑かつ均一なカラーフィルタを複数のT F T基板に直接形成でき、複数のカラーフィルター一体型T F T基板を同時に作製しうる製造方法を提供する。

【解決手段】 一枚の絶縁性基板から複数のT F T基板を取り出しうるカラーフィルター一体型T F T基板の製造方法において、各T F T基板部のゲートバスラインを短絡するゲート用ショートリングと、各T F T基板部に設けられた複数色用のソースバスラインを短絡する複数系列のソース用ショートリングとを形成する工程と、水素イオン濃度の変化により析出する性質を持つ電着材料を含有する水系電解液を用い、前記ゲート用ショートリングに電圧印加し、前記複数系列のソース用ショートリングより選択される1系列に電圧印加して、各T F T基板部にカラーフィルタを形成する工程とを含むことを特徴とする。

## 【特許請求の範囲】

【請求項1】 一枚の絶縁性基板から複数のTF T基板を取り出すことのできるカラーフィルター一体型TF T基板の製造方法において、

前記絶縁性基板上に、複数のTF T基板部にそれぞれ設けられたゲートバスラインを短絡するゲート用ショートリングと、複数のTF T基板部にそれぞれ設けられた複数色用のソースバスラインを短絡する複数系列のソース用ショートリングとを形成し、電着用基板を作製する工程と、

前記電着用基板を、水素イオン濃度の変化により溶解度が変化して析出する性質を持つ電着性高分子を含有する水系電解液に接触させた状態で、前記ゲート用ショートリングに電圧印加すると共に、前記複数系列のソース用ショートリングより選択される1系列に電圧を順次印加して、前記複数のTF T基板部のそれぞれに複数色の着色電着膜を形成する電着工程と、を含むことを特徴とするカラーフィルター一体型TF T基板の製造方法。

【請求項2】 ソース用ショートリングに印加する電圧が、20V以下である請求項1に記載のカラーフィルター一体型TF T基板の製造方法。

【請求項3】 電着用基板において、画素電極以外の水系電解液と接触する領域に絶縁化処理が施されている請求項1又は2に記載のカラーフィルター一体型TF T基板の製造方法。

【請求項4】 電着工程前においてソース用ショートリングとゲート用ショートリングとが短絡された状態にあり、電着工程に移行する直前に、前記ソース用ショートリングとゲート用ショートリングとの短絡をそれぞれ解除する工程を有する請求項1から3のいずれかに記載のカラーフィルター一体型TF T基板の製造方法。

【請求項5】 電着工程の終了後に、電着用基板上のソース用ショートリングとゲート用ショートリングとをそれぞれ短絡する工程を有する請求項1から4のいずれかに記載のカラーフィルター一体型TF T基板の製造方法。

【請求項6】 絶縁性基板が、光透過性の絶縁性基板であって、複数のTF T基板部の少なくとも画素電極上に光透過性の光半導体層が積層され、電着工程において、少なくとも光半導体層を水系電解液に接触させた状態で、ゲート用ショートリングに電圧印加すると共に、複数系列のソース用ショートリングより選択され、着色電着膜を形成しようとする画素電極に電氣的に繋がる1系列のソース用ショートリングに電圧を印加しながら、前記絶縁性基板の全面に、前記画素電極が形成されていない側の絶縁性基板の表面から紫外光を照射する請求項1から5のいずれかに記載のカラーフィルター一体型TF T基板の製造方法。

【請求項7】 絶縁性基板が、光透過性の絶縁性基板であって、複数のTF T基板部の少なくとも画素電極上に光透過性の光半導体層が積層され、

電着工程において、少なくとも前記光半導体層を水系電解液に接触させた状態で、ゲート用ショートリングに電圧印加すると共に、複数系列のソース用ショートリングより選択され、着色電着膜を形成しようとする画素電極と電氣的に繋がる系列のうち、少なくとも未だ着色電着膜が画素電極上に形成されていない系列のソース用ショートリングに電圧を印加しながら、前記絶縁性基板の全面に、前記画素電極が形成されていない側の絶縁性基板の表面から紫外光を照射する請求項1から6のいずれかに記載のカラーフィルター一体型TF T基板の製造方法。

【請求項8】 ゲート用ショートリング及びソース用ショートリングに電圧を印加するための端子部が電着用基板の端部に設けられた請求項1から7のいずれかに記載のカラーフィルター一体型TF T基板の製造方法。

【請求項9】 ゲート用ショートリング及びソース用ショートリングに電圧を印加するための端子部が、絶縁性基板の水系電解液に接触しない位置に設けられた請求項1から8のいずれかに記載のカラーフィルター一体型TF T基板の製造方法。

【請求項10】 水系電解液が、疎水ドメインと親水ドメインを有する共重合体であって、疎水ドメイン及び親水ドメインの総数に対する疎水ドメインの数が40～80%である電着性高分子と、着色剤とを含む請求項1から9のいずれかに記載のカラーフィルター一体型TF T基板の製造方法。

【請求項11】 電着性高分子において、親水ドメインの数の30%以上が、pHの変化により溶解度を可逆的に変化しうるものである請求項10に記載のカラーフィルター一体型TF T基板の製造方法。

【請求項12】 電着性高分子の酸価が、60から200である請求項10又は11に記載のカラーフィルター一体型TF T基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、液晶ディスプレイパネルに使用されるカラーフィルタの形成技術に関し、詳しくは、電着現象を利用し、薄膜トランジスタ(TF T)基板に高解像度の着色層(カラーフィルタ)を直接形成でき、カラーフィルター一体型のTF T基板を簡便かつ低コストに作製しうる製造方法に関する。

## 【0002】

【従来の技術】液晶ディスプレイパネルは、薄膜トランジスタ(以下、「TF T」ということがある。)等の駆動素子と画素電極とをマトリックス状に規則的に配置した駆動側基板と、表面にカラーフィルタ及び共通電極を形成したフィルタ側基板とを、スペーサを介して互いに対向するように位置合わせし、更にスペーサにより形成された間隙部に液晶材料を封入し配置することにより製造されるものが主流であった。しかしながら、従来、駆



動側基板とフィルタ側基板とを別工程で作製する必要がある、多大な時間を要すると共に、液晶ディスプレイパネルの低コスト化を阻害する一因となっていた。また、作製時に用いる露光マスクの位置合わせや、駆動側及びフィルタ側基板間の位置合わせ精度に誤差があると、カラーフィルタの配置位置にずれを生じてしまい、表示品質や歩留まりの低下を招くといった問題もあった。

【0003】そこで、近年では、工程の簡易化、製造時間の短縮、低コスト化及び高解像度化を総括して実現するために、電着法を利用し、液晶モニター用TFT駆動基板の画素電極に直接着色層（カラーフィルタ）を形成しうする方法の研究が盛んに進められている。その一方、電着法を利用する場合、一般に、水溶性高分子に顔料を分散させた電解溶液中で、予めバターンニングした透明電極上に70V程度の高電圧を印加する必要がある。電圧が印加されると、電着膜を形成して電着塗装がなされ、これを3回繰り返すことによって赤色（R）、緑色（G）、青色（B）の着色層（カラーフィルタ）が形成される。

【0004】例えば、特開平5-5874号公報では、電着法を利用して、TFT基板側にカラーフィルタを一体形成する技術が提案されている。この技術によれば、着色層の電着に必要な電位（電流）は、着色層を形成しようとする画素電極に対応するTFTを選択的に駆動した際の駆動電圧より与えられ、TFT基板上的選択されたTFTと繋がる画素電極にのみ着色層を形成しようとするものである。また、特公平3-45804号公報、特開平7-72473号公報、特開平9-288281号公報においても同様の技術が開示されている。

【0005】しかし、前述した通り、通常の電着液を用いた場合、電着膜の形成には70V程度の高電圧が必要とされるため、通常のTFT駆動回路を利用して、直接画素電極に平滑で強固な電着膜を安定に形成することは実質上不可能であり、電着膜を形成するには70Vを超える高耐圧性を備えたTFTが必要となる。一般的には、TFT自体の耐圧性能はせいぜい20V程度しかなく、通常の電着液では、このような低電圧下で電着膜を形成しうる材料としては極めて難しい。

【0006】また、TFTの駆動電圧を利用する電着が難しいもう一つの理由は、電着時、駆動素子としてのTFTを介して画素電極に電圧を印加する場合に、TFTを構成する、ポリシリコン（poly-Si）やアモルファスシリコン（a-Si）等の半導体の内部抵抗値を無視できないからである。即ち、TFTを介して画素電極に電圧印加する場合、画素電極に供給される電着電位は大きく減少してしまうのである。

【0007】特に、アモルファスシリコン（a-Si）の内部抵抗値は、ポリシリコン（poly-Si）より更に3桁程度大きく、TFTの駆動電圧のみでは電着に要する電位を確保できない。他方、ポリシリコン薄膜ト

ランジスタ（poly-SiTFT）を用いた場合は、上記アモルファスシリコン薄膜トランジスタ（a-SiTFT）に比べるとその内部抵抗値（R）は低く（ $R=10\sim100\text{K}\Omega$ ）、低電位電着材料を使用することを条件とすることにより実用レベルの印加電圧が得られると推定されるが、依然内部抵抗値としては大きく、電着可能といえる許容範囲は極めて狭いと考えられる。また一方、透明電極に高電圧を印加した場合には、TFT自体の耐圧範囲を超えるのみならず、電極近傍における水の電気分解を助長する結果ともなり、電極表面で過剰のプロトン（水素イオン）を生じて脱水素反応が急速に進行し、該脱水素反応により生じた酸素が気泡として発生する、いわゆるバブリング現象を招く。すると、形成膜は気泡発生面で剥離し、空隙（ボイド）を含む非平滑で、欠陥のある膜となってしまう場合もある。

【0008】また、通常、電解溶液には界面活性剤等の不純物が含まれることから、形成された電着膜の色純度や透過率が低下したり、電解溶液中に含まれるアルカリ金属により、TFT回路の動作特性に悪影響を及ぼすといったことから保護する必要もあった。以上のことから、これまでカラーフィルタを駆動側基板上に一体的に形成する方法は実用化できなかったのである。

【0009】また、特開平6-281925号公報では、ミセル電解法を利用した技術が開示されている。これは電着法の一つであるが、析出材料として用いるフェロセンの酸化還元を利用するため電着に必要な電圧が低く、TFTの駆動電圧によっても、TFT基板側に直接電着膜（カラーフィルタ）を一体的に形成できる。しかし、ミセル電解法で形成される薄膜は、その形成工程に不可欠のフェロセンや界面活性剤等が析出時に形成膜内に取り込まれ不純物として混入する結果、透明性、色純度の低い膜（カラーフィルタ）しか形成し得ない。また、電着に数十分かかるなど長時間を要し製造効率が低く、かつ必須の電解成分であるフェロセン化合物も非常に高価であるため、コストの点でも問題があった。

【0010】更に、上記従来技術のもう1つの問題点は、カラーフィルタ付きTFT基板1枚当り、必ずRGB3色に相当する3回の電着工程を必要とし、工数がかさむ点にある。この点を解決するため、特開平10-246897号公報では、量産性を考慮して、1枚の大型基板から複数のカラーフィルタ付きTFT基板を作製することにより、複数個のTFT基板作製することを想定した時の電着工程数の低減を可能とする方法が記載されている。具体的には、複数のTFT基板のゲート電極、及びRGBに相当する3系列のソース電極をそれぞれゲート用若しくはソース用ショートリングでまとめ、該ソース用ショートリングに5V程度の電圧を印加することにより、複数のTFT上に同時に電着を行い工数を削減している。また、電着工程以外の工程においては、前記ショートリングを短絡することでTFTの静電破壊を防

いでいる。

【0011】しかし、上記のようにして、ゲート電極及びソース電極と繋がるショートリングに電圧を印加して画素電極上に電着膜を形成しようとする場合も、その回路途中（電源－画素電極間）にある薄膜トランジスタ（TFT）を介して画素電極に供給されるため、結果的にTFT自体の内部抵抗により画素電極に供給される電圧は低下し画素電極に電着に必要な電着電位を供給できない。従って、実質上は、既に述べた場合同様、電着膜の形成は困難と考えられる。ミセル電解法では、上記電圧下でも着膜自体は可能だが、既述の通り、透明度、色純度が悪くコストが高いという問題が残る。

【0012】また、ショートリングを構成する配線部分が電着液と導通する状態にある場合、該導通部分は薄膜トランジスタ（TFT）の抵抗がない領域であるため、画素電極上よりも電着効率が高く、当該部分で厚膜の無駄な電着膜が形成されてしまう。この電着膜は、後の工程で剥れ易く基板汚染の原因となる。更に、導通部分があると、電着膜を形成しようとする画素電極上の電着効率が低下する懸念もある。

【0013】上記の通り、電着用基板としてTFT等の駆動素子を備えた基板を用いた場合に、そのTFTを駆動して得られる駆動電圧のみでは、實際上膜形成に要する十分な電着電位（印加電圧）を画素電極に供給することは不可能であり、これは、複数のTFT基板のゲート電極、及び複数色用の複数系列のソース電極がそれぞれゲート用若しくはソース用ショートリングでまとめられ、1枚の大型基板から複数のカラーフィルタ付きTFT基板を作製する場合においても同様である。従って、複数のTFT基板に各々設けられた、ゲート電極及び複数色用の複数系列のソース電極がそれぞれゲート用若しくはソース用ショートリングでまとめられた回路を有する電着用基板を用い、ショートリングを通じて電圧印加することにより平滑かつ均一で、十分な着色濃度を有する着色電着膜（カラーフィルタ）を安定に形成しうる方法は、未だ提供されていないのが現状である。

【0014】

【発明が解決しようとする課題】本発明は、前記従来における諸問題を解決し、以下の目的を達成することを課題とする。即ち、本発明は、複数のTFT基板に各々設けられた、ゲート電極若しくは複数色用のソース電極をそれぞれまとめるゲート用若しくはソース用ショートリングを通じて選択的にTFTの耐電圧域の電圧を印加して、TFT基板上に平滑かつ均一で、十分な着色濃度を有する着色電着膜（カラーフィルタ）を形成し、1枚の絶縁性基板から複数のカラーフィルタ付きTFT基板を簡易かつ低コストに作製しうるカラーフィルタ一体型TFT基板の製造方法を提供することを目的とする。また、本発明は、電着工程以外の工程における、薄膜トランジスタ（TFT）の静電破壊を防止し、TFT基板を

高効率かつ安定に製造しうるカラーフィルタ一体型TFT基板の製造方法を提供することを目的とする。

【0015】

【課題を解決するための手段】本発明者等は、電着法を利用し、薄膜トランジスタ（以下、「TFT」ということがある。）を備えた基板上に、TFTの耐電圧域に相当する低電圧を印加して高品質の着色電着膜を形成でき、しかも、製造工程の簡易化及び低コスト化をも実現しうる技術に関し鋭意検討を重ねた結果、以下の知見を得た。

(1) 既述の通り、TFT基板上に直接カラーフィルタを形成すると、フィルタ側及び駆動側基板の各々を作製する必要はなく低コスト化、高解像度化が図られる。しかし、複数のTFT基板を製造することを想定すると、個々のTFT基板に各工程を実施するのでは、工数が多いという問題が依然残り、低コスト化の点では十分とはいえない。

(2) しかも、TFTの内部抵抗が大きいことを考慮すると、TFTの耐電圧域での電圧印加では電着膜の形成に要する電着電位は十分得られず、これは、電着膜を形成しようとする基板の態様によらず、電圧の印加をTFTを介して行う以上同様の問題を生ずる。

(3) また、単に親水性基を有する水溶性重合体を用いた、通常用いられる電着材料では、TFTの耐電圧域を超えない低い電圧下では、表面平滑かつ強固で、均一性に優れた高濃度の電着膜を安定に形成することは難しい。

(4) 逆に、ある程度の電着膜を形成しうる電圧にまで印加電圧を上げると、TFTの破損を伴うのみならず、画素電極表面でガスが発生し実質的に表面平滑な電着膜は形成できない。

【0016】前記課題を解決するための手段は以下の通りである。即ち、

<1> 一枚の絶縁性基板から複数のTFT基板を取り出すことのできるカラーフィルタ一体型TFT基板の製造方法において、前記絶縁性基板上に、複数のTFT基板部にそれぞれ設けられたゲートバスラインを短絡するゲート用ショートリングと、複数のTFT基板部にそれぞれ設けられた複数色用のソースバスラインを短絡する複数系列のソース用ショートリングとを形成し、電着用基板を作製する工程と、前記電着用基板を、水素イオン濃度の変化により溶解度が変化して析出する性質を持つ電着性高分子を含有する水系電解液に接触させた状態で、前記ゲート用ショートリングに電圧印加すると共に、前記複数系列のソース用ショートリングより選択される1系列に電圧を順次印加して、前記複数のTFT基板部のそれぞれに複数色の着色電着膜を形成する電着工程と、を含むことを特徴とするカラーフィルタ一体型TFT基板の製造方法である。この場合使用するTFTの材質としては、その内部抵抗の小さいものが好ましい。



【0017】<2> ソース用ショートリングに印加する電圧が、20V以下である前記<1>に記載のカラーフィルター一体型TFT基板の製造方法である。

<3> 電着用基板において、画素電極以外の水系電解液と接触する領域に絶縁化処理が施されている前記<1>又は<2>に記載のカラーフィルター一体型TFT基板の製造方法である。

【0018】<4> 電着工程前においてソース用ショートリングとゲート用ショートリングとが短絡された状態にあり、電着工程に移行する直前に、前記ソース用ショートリングとゲート用ショートリングとの短絡をそれぞれ解除する工程を有する前記<1>～<3>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

<5> 電着工程の終了後に、電着用基板上のソース用ショートリングとゲート用ショートリングとをそれぞれ短絡する工程を有する前記<1>～<4>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

【0019】<6> 絶縁性基板が、光透過性の絶縁性基板であって、複数のTFT基板部の少なくとも画素電極上に光透過性の光半導体層が積層され、電着工程において、少なくとも光半導体層を水系電解液に接触させた状態で、ゲート用ショートリングに電圧印加すると共に、複数系列のソース用ショートリングより選択され、着色電着膜を形成しようとする画素電極に電氣的に繋がる1系列のソース用ショートリングに電圧を印加しながら、前記絶縁性基板の全面に、前記画素電極が形成されていない側の絶縁性基板の表面から紫外光を照射する前記<1>～<5>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

【0020】<7> 絶縁性基板が、光透過性の絶縁性基板であって、複数のTFT基板部の少なくとも画素電極上に光透過性の光半導体層が積層され、電着工程において、少なくとも前記光半導体層を水系電解液に接触させた状態で、ゲート用ショートリングに電圧印加すると共に、複数系列のソース用ショートリングより選択され、着色電着膜を形成しようとし、画素電極と電氣的に繋がる系列のうち、少なくとも未だ着色電着膜が画素電極上に形成されていない系列のソース用ショートリングに電圧を印加しながら、前記絶縁性基板の全面に、前記画素電極が形成されていない側の絶縁性基板の表面から紫外光を照射する前記<1>～<6>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

【0021】<8> ゲート用ショートリング及びソース用ショートリングに電圧を印加するための端子部が電着用基板の端部に設けられた前記<1>～<7>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

<9> ゲート用ショートリング及びソース用ショートリングに電圧を印加するための端子部が、絶縁性基板の水系電解液に接触しない位置に設けられた前記<1>～<8>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

【0022】<10> 水系電解液が、疎水ドメインと親水ドメインを有する共重合体であって、疎水ドメイン及び親水ドメインの総数に対する疎水ドメインの数が40～80%である電着性高分子と、着色剤とを含む前記<1>～<9>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

【0023】<11> 電着性高分子において、親水ドメインの数の30%以上が、pHの変化により溶解度を可逆的に変化するものである前記<10>に記載のカラーフィルター一体型TFT基板の製造方法である。

<12> 電着性高分子の酸価が、60から200である前記<10>又は<11>に記載のカラーフィルター一体型TFT基板の製造方法である。

【0024】<13> 共重合体における疎水ドメインが、スチレン又はスチレン誘導体である前記<10>～<12>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

<14> 共重合体の数平均分子量が、6000～25000である前記<10>～<13>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

<15> 水系電解液のpHが、電着材料が析出開始するpHの±1.5の範囲にあり、かつ8.5以下である前記<1>～<14>のいずれかに記載のカラーフィルター一体型TFT基板の製造方法である。

【0025】

【発明の実施の形態】本発明のカラーフィルター一体型TFT基板の製造方法においては、絶縁性基板上に、複数のTFT基板にそれぞれ設けられたゲートバスラインを短絡するゲート用ショートリングと、複数のTFT基板にそれぞれ設けられた複数色用のソースバスラインを短絡する複数系列のソース用ショートリングとを形成し、電着用基板を作製する工程（以下、「基板作製工程」ということがある。）と、前記電着用基板を、水素イオン濃度の変化により溶解度が変化して析出する性質を持つ電着性色素若しくは電着性高分子を含有する水系電解液に接触させた状態で、前記ゲート用ショートリングに電圧印加すると共に、前記複数系列のソース用ショートリングより選択される1系列に電圧を順次印加して、前記複数のTFT基板のそれぞれに複数色の着色電着膜を形成する電着工程（以下、単に「電着工程」という。）とを含んでなり、必要に応じて、他の工程を有してなり、一枚の絶縁性基板から、カラーフィルタが形成されたTFT基板を複数作製、取り出す。以下、本発明のカラーフィルター一体型TFT基板の製造方法について詳細に説明する。

【0026】（基板作製工程）前記基板作製工程においては、絶縁性基板上に、複数のTF T基板にそれぞれ設けられたゲートバスラインを短絡するゲート用ショートリングと、複数のTF T基板にそれぞれ設けられた複数色用のソースバスラインを短絡する複数系列のソース用ショートリングとを形成し、電着用基板を作製する。

【0027】前記電着用基板は、後述する電着工程において水系電解液と接触させる基板であり、同一の絶縁性基板上に、TF T基板を構成する電子回路材料が形成された複数のTF T基板部、該TF T基板部間を通じ各TF T基板部のTF Tと繋がるショートリング、該ショートリングに外部より電圧印加するための端子部を少なくとも有してなる。

【0028】ここで、前記TF T基板部とは、絶縁性基板のTF T基板となり得る領域を指し、着色電着膜（カラーフィルタ）を形成した後、最終的に電着用基板（絶縁性基板）より切り抜いて取り出され、独立のTF T基板となる部分をいう。従って、前記絶縁性基板の一部が個々のTF T基板を構成する基体を担い、該TF T基板部は、データ配線及び走査配線と、その交点部に位置する薄膜トランジスタ（TF T）と、該TF Tを介してデータ配線に接続された光透過性の画素電極と、前記走査配線とゲートバスラインを介して接続するゲートドライバと、前記データ配線とソースバスラインを介して接続するソースドライバとを少なくとも有してなり、必要に応じて、光半導体層、絶縁層等の他の要素を有してなる。

【0029】上記データ配線は、TF Tのソース電極と共通に接続するソース線であり、該ソース線からソース電極に加える電圧を任意に制御して光透過性の電極部（画素電極）への電圧をコントロールできる。また、上記走査配線は、TF Tのゲート電極を共通に接続するゲート線であり、該走査配線からの電圧のオン・オフによりTF Tへの駆動電圧の印加の有無を制御する。即ち、走査配線から電圧印加すると、ソース電極ードレイン電極間に電流が流れる。前記データ配線及び走査配線は、Al、Cu、Cr、Ni、Mo、Ta等よりなる。

【0030】前記ゲート用ショートリングは、複数のTF T基板の各ゲート電極を、該ゲート電極と繋がるゲートバスラインを経由して短絡する。また、前記ソース用ショートリングは、形成しようとする色の数に対応して複数系列設けられ、複数のTF T基板にそれぞれ設けられた各ソース電極を、複数のTF T基板の複数色用のソースバスラインを経由して短絡する。前記各ショートリングは、Al、Cu、Cr、Ni、Mo、Ta等よりなる。

【0031】ショートリングに外部より電圧印加するための前記端子部は、配線を容易に行いうる点で、絶縁性基板の端部に設けることが好ましい。また、不要な電着膜の形成を防止し、基板への汚染を回避しうる点で、水

系電着液に接触しない位置に設けることが好ましい。

【0032】前記電着用基板の具体的態様としては、特に制限はなく適宜選択でき、例えば、図2に示す態様で構成された基板であってもよい。図2は、1枚の絶縁性基板から複数のTF T基板を取り出すための電着用基板の構成態様の一例を示す図である。即ち、1枚のガラス基板（絶縁性基板）1上に、6枚のRGB表示用TF T基板部が形成された態様である。各TF T基板部には、それぞれTF Tアレイ10、ゲートドライバ11、ソースドライバ12が形成され、前記各TF Tアレイ10と、これに対応する各ゲートドライバ11及びソースドライバ12とは、それぞれゲートバスライン14、又はソースバスライン15で接続されている。ゲートバスライン14は、その一端で短絡してショートリングを構成し、該ショートリングはゲート信号入力端子16に接続する。また、ソースバスライン15の一端は、1色について2本おきに同一の1系列のショートリングに短絡し、最終的には、図2に示すようにRGB3系列のショートリングを形成する。RGBに対応して形成された3系列のショートリングは、それぞれR用、G用、B用ソース信号入力端子17R、17G、17Bに接続される。

【0033】絶縁性基板上に設ける薄膜トランジスタ（TF T）の具体的態様としては、特に制限はなく、スタガー型、逆スタガー型、プレーナ型等の中から適宜目的に応じて適宜選択でき、例えば、図1に示す態様（着色電着膜9を除く）で構成されていてもよい。本発明においてはこれに限定されるものではない。図1は、TF T基板の1画素の断面構成図の一例を示す図である。即ち、電着用基板を構成するガラス基板1上に、Al膜よりなるゲート電極2が設けられ、該ゲート電極2を覆うようにして酸化シリコンからなる厚み80nm程度のゲート酸化膜3（絶縁層）が積層されている。該ゲート酸化膜3上には、厚み80nm程度の多結晶シリコン膜よりなる半導体層4が形成され、ゲート酸化膜3上の前記半導体層4が設けられていない領域に、更にITO膜をスパッタし画素電極5を形成されている。また、半導体層4を介してソース電極6とドレイン電極7とが形成され、前記ドレイン電極7は画素電極5と接続されている。ソース電極6、ドレイン電極7及び半導体層4の部分には、水系電解液との接触を回避しうる、窒化シリコンよりなる保護膜8が更に形成されている。

【0034】前記半導体層としては、アモルファスシリコン（a-Si）、ポリシリコン（poly-Si）、Ga系化合物等が挙げられ、これらの混合物からなるものであってもよく、また各々の材料からなる半導体薄膜を複数積層したものであってもよい。前記ソース電極及びドレイン電極は、一般に、アルミニウム、モリブデン、銅、タンタル等よりなり、ゲート電極は、一般に、クロム、アルミニウム、モリブデン等よりなる。ゲート電極上に設ける絶縁層としては、シリコンオキサイド



( $\text{SiO}_2$ ) 膜、シリコンナイトライド ( $\text{SiN}_x$ ) 等が挙げられる。

【0035】電着用基板は、上記ショートリング等を含めた、画素電極を除く領域に絶縁化処理が施されていることが好ましい。即ち、ショートリング等の配線部分は、TF Tの抵抗もなく水系電解液と導通しやすいため、無駄な厚膜が形成されやすく、本来着色電着膜を形成しようとする画素電極における電着効率が低下する恐れもある。しかも、高効率に厚膜形成されるので後工程で剥れ易く、電解液中に浮遊して基板の汚染をも招くことがある。これらは、絶縁化処理を施し、絶縁性の保護膜を積層しておくことにより回避することができ、また配線自体の酸化溶出も防止できるので、ショートリングの形成に安価なAl膜を採用することができる。前記絶縁化処理としては、窒化シリコン等をCVD技術により形成し、フォトリソエッチングする方法等が挙げられる。例えば、図1及び図6のように、保護膜8を形成することができる。図6は、TF T基板の1画素の断面構成図の一例を示す図である。

【0036】また、上記基板作製工程を経て絶縁化処理が行われるまで（電着工程前の過程）及び電着工程後の工程におけるTF Tの静電気対策として、各TF Tと繋がるショートリングを短絡しうる短絡部を有していることが好ましい。例えば、図2のように、4つの入力端子16、17R、17G、17Bを短絡線18で短絡する態様であってもよい。

【0037】前記絶縁性基板としては、特に制限はないが、カラーフィルタとして用いる観点から、光透過性の材料が好適である。例えば、ガラス、プラスチック等が挙げられる。

【0038】上記のようにして、ショートリングを形成することにより、複数のTF T基板を製造することを想定した場合に、個々のTF T基板に各工程を実施する必要はなく、工数の削減による製造工程の簡易化が図れ、短時間にかつ低コスト化に複数のカラーフィルタを備えたTF T基板を作製することができる。

【0039】（電着工程）前記電着工程においては、上記のようにして作製した電着用基板を、水素イオン濃度の変化により溶解度が変化して析出する性質を持つ電着性色素若しくは電着性高分子を含有する水系電解液に接触させた状態で、前記ゲート用ショートリングに電圧印加すると共に、前記複数系列のソース用ショートリングより選択される1系列に電圧を順次印加して、前記複数のTF T基板のそれぞれに複数色の着色電着膜を形成する。電着工程においては、電着用基板の少なくとも画素電極を水系電着液に接触させて行う。

【0040】本発明は、本発明者らが既に出願している特願平11-304910号にもとづくものであり、電着材料として、水溶性であって、酸化状態、中性状態及び還元状態で水への溶解度が大きく変化する化合物を用

いると、TF Tの耐電圧域の低電圧下でも、TF T基板上に平滑かつ均一で、十分な着色濃度を有する着色電着膜（カラーフィルタ）をダイレクトに形成できる。ここでは、水溶液のpHの変化を利用しており、一般に水の電気分解を介してpHの変化が生ずる。このため電着に必要な電圧の開始点は水の酸化還元電位であり、従来電着に必要な電圧より非常に低い電圧で電着膜が製膜されるのである。

【0041】前記電着用基板を水系電解液に接触させる際における、基板の水系電解液に対する位置関係としては、任意の位置関係を適宜選択でき、例えば、着色電着膜を形成しようとする領域などの電着用基板の一部のみが接触するように配置してもよい。尚、水系電解液に接触させる場合、基板上に設けられたTF T等の電極類は水と接触すると劣化し易く、またTF T駆動時にショートしやすいことから、予め絶縁処理しておくことが好ましい。但し、TF T等の電子回路材料自体に絶縁処理が施されている場合には、必ずしも別途上記のような絶縁処理を行う必要はない。

【0042】本工程において、複数のカラーフィルタ一体型TF T基板を作製する方法の一例を図2及び図3を用いて具体的に説明する。例えば、図2のように配線された電着用基板を準備する。該電着用基板に設けられたTF T基板部のTF Tアレイ10には、図1と同様の断面構造（着色電着膜9を除く）を有する画素が規則的に配列されており、該画素の少なくとも画素電極5が、水素イオン濃度の変化により溶解度が変化して析出する性質を持つ電着性色素若しくは電着性高分子を含有する水系電解液に接触するように電着用基板を配置する。まず、赤色（R）用の水系電解液を用いた場合、該水系電解液に接触した状態で、電着用基板に形成されている各TF Tのゲート電極に繋がるゲート用ショートリングにゲート信号入力端子16より電圧印加すると共に、BG R3系列のソース用ショートリングのうちの赤色膜形成用の1系列にR用ソース電極入力端子17Rより電圧を印加すると、複数のTF T基板部のそれぞれの所望の位置に選択的に赤色の着色電着膜が同時に形成される。同様の操作を、水系電解液を緑色（G）用及び青色（B）用の水系電解液について行うことで、複数のTF T基板部のそれぞれにRGB3色の着色電着膜が形成される。電着工程の後、同一の絶縁性基板に形成された複数のTF T基板部を該絶縁性基板より切り抜き取り出すことにより、複数のカラーフィルタ一体型TF T基板を作製できる。

【0043】本工程における着色電着膜の形成方法は、既述の通り、電着技術を用いた膜形成技術によるものであり、水溶性分子の酸化、中性及び還元状態の状態間の移動を可能とする原理を利用したものである。ところが、着色電着膜の形成には、ある一定のしきい値以上の電圧（エネルギー）を印加する必要があり、単に電流が



流れても必ずしも膜形成されるわけではない。従って、TF Tの内部抵抗が極めて大きい場合には、印加電圧を他の手段を介して補うことにより、低い電圧レベルで膜性に優れた着色電着膜（カラーフィルタ）を形成することができる。

【0044】前記他の手段として、上述のように各ショートリングに電圧を印加すると共に、下記手段を有していてもよい。即ち、絶縁性基板として光透過性の絶縁性基板を用い、該基板を用いた電着用基板に設けられた各TF T基板部の少なくとも画素電極上に、更に光透過性の光半導体層を積層し、該光半導体層が形成されていない側の絶縁性基板の表面から絶縁性基板の全面に紫外光を照射して得られる光起電力を利用する手段である。前記光半導体層は、少なくとも各画素電極上に形成されていればよいが、TF T基板部の表面全体に形成されていてもよい。

【0045】上記手段を有する電着工程の態様としては、下記態様（第1の態様、第2の態様）が好適に挙げられる。前記第1の態様としては、電着用基板のTF T基板部の少なくとも画素電極上に光透過性の光半導体層を形成し、少なくとも該光半導体層を水系電解液に接触させた状態で、ゲート用ショートリングに電圧印加すると共に、複数系列のソース用ショートリングより選択され、着色電着膜を形成しようとする画素電極に繋がる1系列のソース用ショートリングに電圧を印加しながら、前記絶縁性基板の全面に、前記画素電極が形成されていない側の絶縁性基板の表面から紫外光を照射する態様である。ここで、光照射はパターン状に行う必要はなく、基板全体に照射すればよい。色相に対応した露光マスクや、画像様に露光するための装置や制御等も必要とせず、簡易に構成された装置を用いて低コストに製造することができる。本態様に用いる電着用基板の構成態様は、特に制限はなく適宜選択でき、例えば、図1の断面構成を有する画素（着色電着膜9を除く。）に対して、図4のように、光半導体層が表面全体に形成された態様であってもよい。図4は、TF T基板の1画素の断面構成図の一例を示す図である。

【0046】本態様は、画素電極上に形成された光半導体層の、紫外線照射により光起電力を発生する性質を利用したものである。即ち、TF T基板の着色電着膜を形成しようとする画素電極に、ゲート用及びソース用の両ショートリングに印加される電圧と、前記光起電力の総和電位が印加される。特に、TF Tの内部抵抗が大きい場合など、ショートリングに印加する電圧電位では良好な電着膜が形成できない場合や、電着時間を短縮する場合に有用である。

【0047】前記光半導体層を構成する光半導体材料としては、例えば、Si、Ga N、a - C、BN、Si C、Z n S e、酸化チタン（Ti O、Ti O<sub>2</sub>）、Ga As系化合物、Cu S、Z n<sub>3</sub> P<sub>2</sub>等が挙げられ、これら

の単層又は複数層構造のものが使用できる。但し、前記材料には、純度の高い物質又は単結晶系が必要とされるが、混合系物質なども使用可能である。

【0048】中でも、Ti O<sub>2</sub>等の金属酸化物は、電着時の安定性に優れ、光照射効率も優れているので、繰り返し使用するような場合には好適である。また、Ti O<sub>2</sub>は、ゾルーゲル法、スパッタリング法、電子ビーム蒸着法等種々の方法により製膜すると、良好なn型光半導体薄膜が得られることが近年の研究で明らかになっている。光電流の変換効率を高めるには、還元処理が有効である。例えば、約300℃下で10分間、3%の水素混合窒素ガスを用いて1分間に1L（リットル）の流量を流しながら、加熱することにより達成できる。

【0049】光半導体層は、従来公知のゾルーゲル法、スパッタリング法、電子ビーム蒸着法、イオンコート法、グロー放電着膜法等により、導電性膜上に形成することができる。

【0050】前記光半導体層の層厚としては、良好な特性が得られる点で、0.04～3.0μmが好ましい。前記層厚が、0.04μm未満であると、得られる光起電力が弱すぎて着色電着膜の形成に問題を生ずることがあり、3.0μmを超えると、光による発生電荷が層内にトラップされて光履歴現象が大きくなり過ぎ、着色電着膜の形成に問題を生ずることがある。

【0051】また、前記光半導体層の構成としては、光照射による電力発生効率を考慮し、着色電着膜の形成に必要な電力を容易に得る観点からは、半導体単体より構成され、樹脂等の絶縁性材料の混合や含有のないことが必要である。光半導体層に樹脂等の絶縁性材料が混合、含有されると、大きな光履歴現象をも発生させる要因ともなる。

【0052】光半導体材料には、n型半導体とp型半導体があるが、本発明においては、いずれの半導体も使用可能であり、さらにpn接合やpin接合を利用した積層構造にすることにより、電流がより多く流れ確実に起電力が得られる結果、コントラストの向上の点においても有利である。

【0053】次に、光半導体と後述する電着材料の組合わせについて説明する。光起電力の形成に際し、光半導体と接触した界面に生じるショットキーバリアーや、pn接合あるいはpin接合の障壁を利用している。図8にn型光半導体と電着液との界面に生じるショットキーバリアーを、図9にpin接合のエネルギーバンドを模式的に示す。例えば、n型光半導体を用いた場合、n型光半導体側を負にした場合には、電流の流れる順方向であるので電流は流れるが、逆に、n型光半導体側を正にした場合は、n型光半導体と電解液とのショットキー接合がバリアーを形成して、電流は流れない。ところが、n型光半導体側を正にして電流が流れない状態でも、光を照射するとn型光半導体薄膜からエレクトロン・ホールペア

が発生し、ホールが溶液側に移動して電流が流れる。この場合、n型光半導体を正電位にするのであるから電着する材料はアニオン性分子でなければならない。従って、n型光半導体とアニオン性分子の組合せとなり、逆にp型光半導体ではカチオンが電着されることになる。特に、n型光半導体を用いた場合はカルボキシル基を有するアニオン性分子、p型半導体を用いた場合はアミノ基、又はイミノ基を有するカチオン性分子を含有する着色電着材料を用いるのが好ましい。

【0054】紫外光の照射に用いる光源としては、例えば、水銀灯、水銀キセノンランプ、高圧水銀ランプ等が挙げられる。

【0055】前記第2の態様としては、電着用基板のTF T基板部の少なくとも画素電極上に光透過性の光半導体層を形成し、少なくとも該光半導体層を水系電解液に接触させた状態で、ゲート用ショートリングに電圧印加すると共に、複数系列のソース用ショートリングより選択され、着色電着膜を形成しようとする画素電極と電気的に繋がる系列のうち、少なくとも未だ着色電着膜が画素電極上に形成されていない系列のソース用ショートリングに電圧を印加した状態で、前記絶縁性基板の全面に、前記画素電極が形成されていない側の絶縁性基板の表面から紫外光を照射する態様である。前記第1の態様と同様、パターン状の光照射は必要はなく基板全体に照射すればよく、低コスト化、装置の簡易化が図れる。本態様に用いる電着用基板の構成態様も、特に制限はなく適宜選択でき、例えば、図1の断面構成を有する画素（着色電着膜9を除く。）に対して、図6のように、画素電極5上のみに光半導体層が形成された態様であってもよい。本態様では、光半導体層は、画素電極5と繋がるドレイン電極（保護膜8を含む）から一定の間隙を有して設けられる。

【0056】本態様も、画素電極上に形成された光半導体層の、紫外線照射により光起電力を発生する性質を利用したものであるが、着色電着膜を形成しようとする画素電極にショートリングから電圧を印加すると同時に、紫外線照射により光起電力を得ることにより、着色電着膜を形成しようとする画素電極に光触媒作用による電気分解が生じる結果、着色電着膜が形成される。本技術の詳細については、特願平11-322507号公報、特開平11-322508号公報に記載がある。前記第2の態様は、TF Tの内部抵抗が極めて大きい場合に有用である。尚、光半導体材料や光半導体層の構成、光源の種類等は、前記第1の態様と同様である。

【0057】電着工程において、前記ソース用ショートリングに印加する電圧としては、20V以下であることが好ましい。前記印加電圧が20Vを超えると、TF Tを破損したり、着色膜を形成しようとする画素電極上に、電気分解して生じた多量のプロトンの生成に伴う、多量の酸素が気体として発生して表面平滑な着色電着膜

を形成できないことがある。

【0058】また、画素電極に電圧印加する際の電流値としては、0.2～50mA/cm<sup>2</sup>が好ましく、0.3～10mA/cm<sup>2</sup>がより好ましい。即ち、1画素の画素電極当りに換算すると、0.1～50μAの電流値である。

【0059】本発明のカラーフィルター一体型TF T基板の製造方法に用いる電着用基板においては、ラビング処理等の電着工程以外の工程、即ち、上記基板作製工程を経て絶縁化処理が行われるまで（電着工程前）の工程、及び電着工程後の工程におけるTF Tの静電破壊を防止する観点から、ゲート用及びソース用ショートリングの短絡が可能な短絡部が設けられていることが好ましい。即ち、電着用基板は、電着工程前の工程においては短絡部を設けられ、TF T基板部と繋がる各ショートリングは短絡された状態で使用される。その後、電着工程に移行する直前に解除され、電着工程が完了すると、再度短絡部を設けて短絡する。

【0060】前記短絡部としては、その構成に特に限定はなく適宜選択でき、例えば、図2のように、電着用基板に設けられているショートリングと接触するように形成された、Al、Cu等の金属膜よりなる短絡線18であってもよい。Al等の膜よりなる短絡線を形成した場合には、レーザ等を利用した短絡線の切断が可能であり、短絡の解除が容易に行え、かつ再度の形成も容易な点で好ましい。

【0061】次に、電解液の基板近傍で生じるpH変化、及びこれに伴う着色電着膜の形成機構について説明する。一般的に、水溶液中に白金電極を浸し電流又は電圧を供与すると、アノード近傍の水溶液中のOH<sup>-</sup>イオンは消費されてO<sub>2</sub>になり、水素イオンが増えてpHが低下する。これは、アノード近傍でホール（p）とOH<sup>-</sup>イオンとが結びつく以下の反応が起こるためである。

$2\text{OH}^- + 2\text{p}^+ \rightarrow 1/2(\text{O}_2) + \text{H}_2\text{O}$ 但し、この反応が起こるには、基板の電位が一定値（しきい値電位）を超える必要がある。しきい値電位を超えて始めて反応が進行し、水溶液中のpHが変化する（アノード近傍ではpHが低下し、カソード近傍ではpHが増加する）。反応が進行した結果、電極部の表面近傍の電解液のpHは変化する。これに対応して電着性色素や電着性高分子（電着材料）の溶解度が変化し、着色電着膜が形成される。

【0062】光半導体層を用いて得られる光起電力を用いる場合には、例えば、前記第1の態様では、その光照射部のみに前記しきい値以上の電圧を印加でき、光半導体層の表面近傍の電解液のpHが変化する。電着材料の溶解度が低下することになる。

【0063】電着前の水系電解液のpH値は、陽極電着の場合には、用いる電着材料の状態変化が生じるpH値から+2.5以内、陰極電着の場合には、用いる電着材



料の状態変化が生じるpH値から-2.5以内の範囲に設定することが好ましく、かつpH8.5以下であることが好ましい。即ち、電解液に用いる水系溶媒に対して電着材料が十分な溶解性を示すと同時に、その電解液のpH変化により溶解若しくは分散状態から上澄みを生じて沈殿を生ずる変化がpH3.0の範囲以内であることが好ましい。さらには、1.5以内であることがより好ましい。

【0064】水系電解液のpH値を上記範囲に設定しておけば、着色電着膜が形成される前に電着材料の水系溶媒への溶解が飽和状態となる。その結果、一旦着色電着膜を形成してしまえば、膜形成後に水系電解液中に再溶解し難く安定的に、かつ透光性の高い着色電着膜を形成することができる。一方、着色電着膜の形成時に、電着材料が未飽和状態、即ち、電解液のpH値が上記範囲にない場合には、着膜速度の低下を招いたり、或いは、一旦着色電着膜が形成されても、電流等の供与を中止した途端に膜の再溶解を生ずることがある。尚、電解液のpH値を調整するには、電着特性に影響を与えない酸性又はアルカリ性物質を使用できる。

【0065】また、エッジ部がシャープで、高鮮鋭な着色電着膜を形成しうる観点から、電着時に用いる電解液の温度を一定の温度に保持し、一定の電着速度で着色電着膜を形成することが好ましい。

【0066】電解液中には、電着速度を速める目的で、電着材料以外に電着特性に影響を与えないイオン解離性の塩を添加してもよく、塩の添加により溶液の導電率が增加する。水系液体中の導電率と、電着速度（換言すれば、電着量）とは相関し、導電率が高くなればなるほど一定時間に付着する電着膜の膜厚が厚くなり、導電率が約20mS/cm（50Ω・cmに相当する。）になると飽和に達する。従って、電解液中に着色電着膜の形成に影響しないイオン、例えば、Na<sup>+</sup>、NH<sub>4</sub><sup>+</sup>、Cl<sup>-</sup>、PO<sub>4</sub><sup>-</sup>、SO<sub>4</sub><sup>-</sup>等を加えれば、電着速度をコントロールすることができる。

【0067】塩を添加して電解液中の体積固有抵抗率を調整する場合、該体積固有抵抗率としては、着膜を良好に行いうる観点から、10<sup>0</sup>～10<sup>5</sup>[Ω・cm]が好ましい。前記体積固有抵抗率が、10<sup>0</sup>Ω・cm未満であると、付着する着膜量を制御することができないことがあり、10<sup>5</sup>Ω・cmを超えると、十分な電流が得られず、十分な着膜量の着色膜を得ることができないことがある。

【0068】着色電着膜の膜厚としては、0.3～4.5μmが好ましく、0.6～1.9μmがより好ましい。前記膜厚が、0.4μm未満であると、平滑な膜が形成できなかつたり、膜に欠陥を生ずることがあり、4.5μmを超えると、膜厚制御性が低下することがある。

【0069】-水系電解液-

前記水系電解液としては、水素イオン濃度の変化により溶解度が変化して析出する性質を持つ電着性色素若しくは電着性高分子を含有する水系電解液を用い、必要に応じて、着色剤、導電材料、pH調整剤、塩等の他の成分を含んでなる。

【0070】本発明においては、電着膜を形成するための材料（以下、「電着材料」と称する。）として、電着性高分子を用いる。前記電着性高分子は、少なくとも溶液のpH変化に対応して溶解度が変化するイオン性高分子を指し、着色電着膜を形成する場合には、着色剤として、前記電着性色素のように必ずしも電着能を有する色材を用いる必要はなく、電着能を示さない染料、顔料、色素等の色材を用いることもできる。即ち、前記イオン性高分子と電着膜を所望の色に着色するための色材とを含有し、前記イオン性高分子が電着する際に、色材を取り込んで凝集、析出することにより着色電着膜を形成するような態様であってもよい。また、電着材料が色材のみからなるものであってもよく、色剤自体が電着能を有するイオン性分子、即ち、電着性色素が使用できる。ここで、色材としての顔料とイオン性高分子とを含有する電着材料を用いると、形成した着色電着膜の耐光性を向上させることができ特に好ましい。以下、前記電着性色素としてのイオン性分子、及び前記電着性高分子としてのイオン性高分子の両者を含めて「イオン性分子」と総称する。

【0071】前記イオン性分子としては、陰イオン解離性基を有するアニオン性分子であっても、陽イオン解離性基を有するカチオン性分子であってもよい。いずれのイオン性分子を電着材料として選択するかは、イオン性分子が有するpHの変化に対応した溶解度の変化特性を目安にすることができる。本発明に用いられる電着材料は、溶液のpH変化に依存して、急激に溶解度が変化する性質を有するものが好ましい。例えば、溶液の±2.0のpH変化に対応して、より好ましくは、±1.0のpH変化に対応して状態変化（溶存状態→沈殿、又は沈殿→溶存状態）するものが好ましい。このような溶解度特性を有するイオン性分子を電着材料として用いれば、より迅速に電着膜を作製でき、また強い凝集力により耐水性に優れた電着膜を作製することができる。さらに、電着材料として用いるイオン性分子は、pHの変化に対応する状態変化（溶存状態→析出の変化と析出→溶存状態の変化）にヒステリシスを示すものが好ましい。即ち、pHの減少又は増加に対応する析出状態への変化は急峻であり、かつpHの増加又は減少に対応する溶存状態への変化は緩慢であると、着色膜の安定性が向上するので好ましい。

【0072】前記イオン性分子としては、例えば、陰イオン性解離基であるカルボキシル基等を有するアニオン性高分子化合物；陽イオン性解離基であるアミノ基、イミノ基等を有するカチオン性高分子化合物等が挙げられ



る。本発明においては、電着材料として用いるイオン性分子としては、カルボキシ基を有する化合物が好ましく、該カルボキシ基を有する化合物が疎水ドメインと親水ドメインとを有する重合体であることが好ましい。上記重合体のうち、イオン性解離基を有する親水性モノマー（親水ドメイン）と疎水性モノマー（疎水ドメイン）との共重合体が好ましく、中でも、ブロック共重合体、ランダム共重合体、グラフト共重合体、又はブロック共重合体とグラフト共重合体若しくはランダム共重合体との混合物がより好ましい。さらに、色材の分散性を向上

【0073】前記ブロック共重合体としては、色材の分散性が良好である点で、疎水性モノマーをA、親水性モノマーをBとして表した場合、疎水性モノマーAよりなるブロック部分と、親水性モノマーBよりなるブロック部分とがAAA-BBBで表されるジブロック共重合体、BBB-AAA-BBBで表されるトリブロック共重合体が特に好ましい。また、グラフト共重合体として

【0074】これは、色材としては主に顔料を用いるが、Aよりなる疎水性ブロック部が、疎水性を示す顔料表面に対する吸着基として作用すると同時に、顔料表面において高分子鎖が適当に絡み合い、適当な厚みを持つ高分子で覆われることにより、隣接する顔料同士の凝集を防止することができるためと考えられる。この時、Bよりなる親水性ブロック部は溶媒である水と親和して、水系電解液中での顔料の分散安定性を補助するように作用する。従って、水不溶性の顔料は、互いに凝集することなく、安定に分散された状態で保持される。

【0075】親水ドメインである、陰イオン性解離基を有する親水性モノマーとしては、例えば、メタクリル酸、アクリル酸、メタクリル酸ヒドロキシエチル、アクリルアミド、無水マレイン酸、無水トリメリット酸、無水フタル酸、ヘミメリット酸、コハク酸、アジピン酸、プロピオン酸、プロピオン酸、フマル酸、イタコン酸、クロトン酸等のカルボキシ基を有するモノマー、及びこ

【0076】陽イオン性解離基を有するモノマーとしては、例えば、1級アミン、2級アミン、3級アミン、4級アミン、オキサゾリン、アルキルアミン、アルキルイミン、ポリアミン、ポリイミン等のアミノ基又はイミノ基を有するモノマー等が挙げられる。また、陽イオン性

解離基を有するカチオン性高分子は、高分子にアミノ基、イミノ基等の陽イオン性解離基を導入したものであってもよい。親水性モノマーは、その分子構造中に30～75重量%の割合でイオン解離性基を含有するものが好ましい。また、親水性モノマーは、2種類以上を組合わせて用いてもよい。

【0077】疎水性モノマー（疎水ドメイン）としては、アルキル基、フェニル基、置換フェニル基等の芳香族基、複素環基、置換若しくは未置換の長鎖炭化水素基等を有する高分子材料が好ましく、アルキル基を含む芳香族基を有する高分子材料がより好ましく、スチレン構造又は置換スチレン構造を疎水ドメインとして有する高分子材料が最も好ましい。例えば、エチレン、ブタジエン等のオレフィン、スチレン、 $\alpha$ -メチルスチレン、 $\alpha$ -エチルスチレン、メタクリル酸メチル、メタクリル酸エチル、メタクリル酸ブチル、アクリロニトリル、アクリル酸メチル、アクリル酸エチル、アクリル酸ブチル、メタクリル酸ラウリル等、及びこれらの誘導体、フェニレン誘導体、ナフタレン誘導体等が挙げられる。中でも、スチレン、 $\alpha$ -メチルスチレン及びこれらの誘導体は、疎水化効率が高く電着析出効率が良好である点、また親水性モノマーとの共重合の際の制御性が高い点で好ましい。尚、疎水性モノマーは、2種類以上を組合わせて用いてもよい。

【0078】イオン性高分子を色材とともに使用する場合は、イオン性高分子は、透明な電着膜を形成し得るものが、色材の発色を妨げないので好ましい。例えば、水溶性アクリル樹脂が好ましい。上記より、pH変化による状態変化が急峻で、親水性も高い観点から、上記イオン性分子のうち、スチレンー（メタ）アクリル系共重合体が特に好ましい。

【0079】前記イオン性高分子としては、電解液の液安定性の観点からは、適度な親水性を有している必要があり、一方、電着膜の膜強度及び耐水性の観点からは、適度な疎水性を有している必要がある。電着材料として用いるイオン性高分子に要求される疎水性と親水性のバランスは、例えば、以下のようなモノマー単位の疎水ドメインの数と、親水ドメインの数とで表すことができる。即ち、イオン性高分子が、疎水性モノマーと親水性モノマーとの共重合体である場合、モノマー単位の疎水ドメインの数と親水ドメインの数との総和に対する疎水ドメインの数としては、低電位で強固な高分子膜を形成しうる点で、40～80%が好ましく、60～80%がより好ましい。特に、スチレン構造又は置換スチレン構造を持つ疎水ドメインと、アクリル酸等やそれらの誘導体などの親水性ドメインと、からなる共重合体の場合には、前記疎水ドメインの数としては、55～85%が好ましい。前記疎水ドメインの数の割合が、40%未満であると、着膜された膜の再溶解現象を生じ易く電着膜の耐水性や膜強度が不十分となることがあり、80%を超

えると、イオン性高分子の水系溶媒に対する親和性が低下して適量を溶解できなかつたり、沈殿を生じたり、或いは、電解液の粘度が高くなりすぎて、均一な電着膜を形成できないことがある。一方、疎水ドメインの数が前記範囲にあると、水系溶媒との親和性も高く、電解液の液性が安定化するとともに、電着効率も高いので好ましい。

【0080】一方、前記親水基としては、該親水基の数の30%以上がpHの変化により溶解度を可逆的に変化しうる親水基であることが好ましい。前記親水基の数が、30%未満であると、水に対する溶解度が低すぎて水に溶けなくなることがある。即ち、電解液が作製できなくなる。

【0081】イオン性高分子の疎水性と親水性のバランスは、アニオン性高分子を用いる場合は、酸価によって示すこともできる。アニオン性高分子の酸価は、電着特性が良好となる点で、60~200が好ましく、70~130が特に好ましい。前記アニオン性高分子の酸価が、60未満であると、水系溶媒への親和性が低くなり、アニオン性高分子が沈殿したり、電解液の粘度が高くなりすぎて、均一な電着膜が形成できないことがあり、200を超えると、形成された電着膜の耐水性が低下したり、電着効率が低下することがある。

【0082】前記イオン性分子の分子量としては、電着膜の膜特性等の観点から、数平均分子量が $6.0 \times 10^3 \sim 2.5 \times 10^4$ が好ましく、 $9.0 \times 10^3 \sim 2.0 \times 10^4$ がより好ましい。前記数平均分子量が、 $6.0 \times 10^3$ 未満であると、膜が不均一となり、耐水性が低下する結果、電着膜中にクラックが発生したり、電着膜が粉末化して、堅牢性の高い電着膜が得られないことがあり、 $2.5 \times 10^4$ を超えると、水系溶媒との親和性が低下し、沈殿が生じたり、電解液の粘度が高すぎて電着膜が不均一となることがある。

【0083】また、前記イオン性高分子は、ガラス転移点が $100^\circ\text{C}$ 以下であり、流動開始点が $180^\circ\text{C}$ 以下であり、分解点が $150^\circ\text{C}$ 以上、好ましくは $220^\circ\text{C}$ 以上であると、基板上に形成されたイオン性高分子からなる電着膜の膜性が良好になり、その後に施す着膜等による劣化を招き難くなる点で好ましい。

【0084】(着色剤) 前記着色剤としては、染料や顔料等の色材が挙げられ、耐光性や、均一厚の膜を安定に形成しうる点から顔料が好ましい。前記顔料としては、汎用の公知の顔料を挙げることができ、例えば、アゾ顔料、フタロシアニン顔料、キナクリドン顔料、ペリレン系顔料、アントラキノン系顔料等が挙げられる。前記顔料の数平均粒子径としては、 $0.2 \sim 200 \text{ nm}$ が好ましく、 $40 \sim 60 \text{ nm}$ がより好ましい。該数平均粒子径が、 $0.2 \text{ nm}$ 未満であると、製造時のコストが高くなると共に、安定した品質が得られないことがあり、 $200 \text{ nm}$ を超えると、色相にズレが生じやすく、また

濁りも生ずることがある。

【0085】電着材料として前記イオン性の電着性色素を含んでなる場合、該電着性色素としては、トリフェニルメタンフタリド系、フェノサジン系、フェノチアジン系、フルオレセイン系、インドリルフタリド系、スピロピラン系、アザフタリド系、ジフェニルメタン系、クロメノピラゾール系、ロイコオーラミン系、アゾメチン系、ローダミンラクタル系、ナフトラクタム系、トリアゼン系、トリアゾールアゾ系、チアゾールアゾ系、アゾ系、オキサジン系、チアジン系、ベンズチアゾールアゾ系、キノンイミン系の染料、及びカルボキシル基、アミノ基、又はイミノ基を有する親水性染料等が挙げられる。

【0086】但し、均一厚の膜を安定に形成しうる点から、顔料を用いることが特に好ましい。前記顔料としては、汎用の公知の顔料を挙げることができ、例えば、アゾ顔料、フタロシアニン顔料、キナクリドン顔料、ペリレン系顔料、アントラキノン系顔料等が挙げられる。

【0087】(導電材料) 導電性の高分子膜を形成することも可能であり、その導電性をより向上させるためには、水系電解液中に導電材料を含有させることが好ましい。具体的には、導電性の材料を含有する導電性の電着材料や、導電性の着色材を用いることができる。前記導電性の材料としては、光透過性の導電材料、光透過性の導電性高分子化合物、塩、導電性の着色材等を挙げることができる。

【0088】前記光透過性の導電材料としては、ITO、 $\text{SnO}_2$ 等の透明導電性材料、及びその混合物が挙げられる。前記導電性の着色材としては、導電性の着色材としては、前記イオン性の色材のほか、カーボンブラック等が挙げられる。

【0089】水系電解液は、水系溶媒中に前記電着材料を溶解又は分散させて用いるが、水系溶媒とは、水を主成分とし、所望により本発明の効果を損なわない範囲でアルコール等の水と親和性のある他の溶剤や、種々の塩及び添加剤等を添加した溶媒をいう。水系電解液中における、前記水系溶媒の含有量(成分重量比)としては、水系電解液の全重量に対し、65~96重量%が好ましい。

【0090】上記のような水系電解液を用いることにより、20V以下の低電圧下でも電着が可能となり、複数系列のソース用ショートリングのうちの1系列に電圧を印加し、複数のTF T基板にカラーフィルタを形成する工程が実現され、個々のTF T基板ごとにカラーフィルタを形成する場合に比して大幅に工程数の削減が図れる。

【0091】

【実施例】以下、実施例により本発明を説明するが、本発明はこれらの実施例に限定されるものではない。尚、実施例中の「%」は、全て「重量%」を表す。



(実施例1) まず、絶縁性基板としてガラス基板を準備し、該基板上に、以下の工程を通じて、図1と同様の断面構造よりなる画素を有するTFTアレイ10を形成した。図1は、TFTアレイ10中の1画素の断面構成図の一例を示す。ガラス基板1にA1膜をスパッタリングでつけ、フォトリソエッチングでパターンニングを行いゲート電極2を形成した。次に、該ゲート電極2を覆うようにして、CVD技術により酸化シリコンよりなる厚み80nm程度のゲート酸化膜3(絶縁層)を形成した。その後、CVD技術によって厚み80nm程度の多結晶シリコン膜を蒸着し、電極とのコンタクトの良化と逆電界におけるリーク電流の防止の目的でリンを微量添加し、TFT基板となるTFT基板部のみにフォトリソエッチングすることで半導体層4を形成した。

【0092】その後、前記ゲート酸化膜3上の半導体層4の形成されていない領域に、ITO膜をスパッタし、フォトリソエッチングにより画素電極5を形成した。一方、蓄積キャパシタンスの電極部を形成するために、蓄積キャパシタンス上のゲート酸化膜3を一部除去するパターンニングを行った後、TFTのソース電極、ドレイン電極となる部分にA1等の金属をスパッタし、フォトリソエッチングでパターンニングしてソース電極6、ドレイン電極7を形成した。ここで、前記ドレイン電極7は、画素電極5と接続されている。更に、TFT素子を保護するため、CVD技術により窒化シリコン膜を形成し、フォトリソエッチングを行って画素電極以外の領域に保護膜8を設けた。以上のようにして、図2のように、同一基板上に6枚のRGB表示用TFTアレイ10を形成した。

【0093】また、1枚のガラス基板(絶縁性基板)1上には、上記より形成したTFTアレイ10の他、ゲートドライバ11、ソースドライバ12が形成され、前記各TFTアレイ10と、これに対応する各ゲートドライバ11及びソースドライバ12とを、それぞれゲートバスライン14、又はソースバスライン15を介して接続した(TFT基板部)。ゲートバスライン14は、その一端で短絡してショートリングを構成し(ゲート用ショートリング)、該ゲート用ショートリングを、ガラス基板1の端部に設けたゲート信号入力端子16(端子部)に接続した。一方、ソースバスライン15の一端は、1色について2本おきに同一の1系列のショートリングに短絡し、最終的には、図2に示すようにRGB3系列のショートリングを形成した(ソース用ショートリング)。RGBに対応して形成された3系列のソース用ショートリングは、ガラス基板1の端部に各色のソース用ショートリングに対応して設けたR用、G用、B用ソース信号入力端子17R、17G、17Bに接続した。この時、TFTの静電破壊を防止するため、スパッタリングによりA1膜を形成し、フォトリソエッチングで短絡線18を設けた。

【0094】次に、各ショートリング、信号入力端子等の導電部に、上記と同様にして窒化シリコンの保護膜8を形成し、ショートリング等上に電着膜が形成されないように保護した。また、前記信号入力端子は、ガラス基板の端部に位置するように形成されており、ショートリングに電圧を印加するための配線を取り付ける際、ガラス基板上の他の部分に接触する恐れは少ない。以上のようにして、複数のTFT基板部が設けられた電着用基板100を作製した。

【0095】次に、図3に基づいて電着工程を説明する。図3は、電着工程の一例を示す図である。まず、電着工程に移行する前に、前記短絡部18をレーザにより切断してそれぞれの端子を分離し、ゲート用及びソース用ショートリングの短絡を解除した。解除後、ゲート信号入力端子16に15Vの電圧を入力した状態で、電着用基板100の裏面(TFT等の設けられていない側のガラス基板1の表面)を除き、TFT等の設けられた側の電着用基板100の表面を、スチレン-アクリル酸共重合体(分子量13,000、疎水基/(親水基+疎水基)のモル比65%、酸化150)と、アゾ系赤色超微粒子顔料とをそれぞれ固形分比率で1対2に分散した赤色用の水系電着液19R(pH=7.8、導電率=10mS)に接触させた。R用ソース信号入力端子17Rにポテンショスタット30の作用電極を接続し、飽和カロメル電極31に対し10Vの電圧を印加することで、画素電極に電圧を2分間印加した。尚、カウンター電極32には白金黒を利用した。その結果、画素電極上に厚み1μmの赤色の着色電着膜(カラーフィルタ)が形成された(電着工程-[レッド1])。

【0096】電圧印加を終了し純水で洗浄した後、水系電着液をスチレン-アクリル酸共重合体(分子量13,000、疎水基/(親水基+疎水基)のモル比65%、酸化150)とフタロシアニングリーン系超微粒子顔料とを固形分比率で1対2に分散した水系電着液19Gに入れ替え、上記電着工程-[レッド1]と同様に、ゲート信号入力端子16に15V入力した状態で、G用ソース信号入力端子17Gに10Vの電圧をポテンショスタットで2分間印加したところ、画素電極上に厚み1μm緑色の着色電着膜(カラーフィルタ)が形成された(電着工程-[グリーン1])。

【0097】電圧印加を終了し純水で洗浄した後、水系電着液をスチレン-アクリル酸共重合体(分子量13,000、疎水基/(親水基+疎水基)のモル比65%、酸化150)とフタロシアニンブルー系超微粒子顔料とを固形分比率で1対2に分散させた水系電着液19Bに入れ替え、上記電着工程-[レッド1]と同様に、ゲート信号入力端子16に15V入力した状態で、B用ソース信号入力端子17Bに10Vの電圧をポテンショスタットで2分間印加したところ、画素電極上に厚み1μm青色の着色電着膜(カラーフィルタ)が形成された(電着



工程-[ブルー1]。電圧印加を終了した後、再び純水で洗浄し乾燥した。このように電着工程を繰り返して、電着用基板に設けられた6個のTFT基板部内の露出する所定の画素電極上に3色よりなるカラーフィルタを形成した。

【0098】上記電着工程の後、電着用基板のカラーフィルタの形成された側の表面に、ラビング工程で生じる静電気破壊を防ぐため、前工程で切断した短絡線18の点線部をレーザCVD法で短絡することにより、再度ソース用ショートリングとゲート用ショートリングとを短絡した。電着用基板には、6個分のカラーフィルタ付のTFT基板部が形成されており、ガラス基板1よりTFT基板となりうる部分(TFT基板部)を切り抜き、本発明のカラーフィルター一体型TFT基板を同時に6個形成した。

【0099】得られたTFT基板に形成されたカラーフィルタは、その表面が平滑かつ均一であり、十分な着色濃度を有していた。また、1枚の電着用基板により同時に複数のカラーフィルター一体型TFT基板が得られ、工数の少ない簡易な工程が実現され低コスト化を図ることができた。しかも、電着工程以外の工程における、薄膜トランジスタ(TFT)の静電破壊による不良率が低減され、カラーフィルター一体型TFT基板を安定に製造することができた。

【0100】上記において、電源としてポテンショスタットを用いたが、本発明においてはこれに限定されるものではなく、定電圧電源なども使用できた。この場合には、一度に電着する面積に応じて印加電圧を定める必要がある。また、TFT構造として、逆スタガ型の薄膜トランジスタ(TFT)を用いたが、他のTFT構造よりなるTFTを用いてもよい。尚、図2のように、複数のTFT基板部が設けられた基板と同一の基板上にゲートドライバ、ソースドライバが形成されている場合には、これらドライバを駆動して各TFT基板にカラーフィルタを形成してもよい。また、本実施例ではポリシリコンTFTを用いて行ったが、内部抵抗値と耐圧性能によってはアモルファスシリコンTFTを用いても印加電圧を変更する(高くする)ことにより電着可能であると考えられる。

【0101】更に、本実施例では、RGB3色のカラーフィルター一体型TFT基板の製造方法について述べたが、人間の色識別感度が最も高い緑色(G)について、例えば、その透過スペクトルのピーク波長が500nm、550nmである2つのG<sup>1</sup>、G<sup>2</sup>等に分け、赤色(R)、緑色(G<sup>1</sup>)、緑色(G<sup>2</sup>)、青色(B)とした4色のカラーフィルター一体型TFT基板を製造する場合には、ソースドライバ及びソース用ショートリングを3系列から4系列とすることで容易に作製できる。

【0102】(実施例2)まず、絶縁性基板としてガラス基板を準備し、該基板上に、以下の工程を通じて、図

4と同様の断面構造よりなる画素を有するTFTアレイ10を形成した。ガラス基板1にA1膜をスパッタリングでつけ、フォトリソエッチングでバターンニングを行いゲート電極2を形成した。次に、該ゲート電極2を覆うようにして、CVD技術により酸化シリコンよりなる厚み80nm程度のゲート酸化膜3(絶縁層)を形成した。その後、CVD技術によって厚み80nm程度の多結晶シリコン膜を蒸着し、電極とのコンタクトの良化と逆電界におけるリーク電流の防止の目的でリンを微量添加し、TFT基板となるTFT基板部のみにフォトリソエッチングすることで半導体層4を形成した。

【0103】その後、前記ゲート酸化膜3上の半導体層4の形成されていない領域に、ITO膜をスパッタし、フォトリソエッチングにより画素電極5を形成した。一方、蓄積キャパシタンスの電極部を形成するために、蓄積キャパシタンス上のゲート酸化膜3を一部除去するバターンニングを行った後、TFTのソース電極、ドレイン電極となる部分にA1等の金属をスパッタし、フォトリソエッチングでバターンニングしてソース電極6、ドレイン電極7を形成した。ここで、前記ドレイン電極7は、画素電極5と接続されている。

【0104】更に、TFT素子の静電破壊からの保護と、光起電力のアシストとを兼ねて、電着用基板の全面にCVD技術により厚み200nmの酸化チタン膜20(光半導体層)を形成した。以上のようにして、図2のように、同一基板上に6枚のRGB表示用TFTアレイ10を形成した。

【0105】また、実施例1と同様にして、ゲートドライバ11、ソースドライバ12、ゲートバスライン14、ソースバスライン15を設け(TFT基板部)、前記ゲートバスライン14は、その一端で短絡してショートリングを構成し(ゲート用ショートリング)、該ゲート用ショートリングを、ガラス基板1の端部に設けたゲート信号入力端子16(端子部)に接続した。更に、前記ソースバスライン15の一端は、実施例1と同様、図2に示すようにRGB3系列のソース用ショートリングを構成し、該3系列のソース用ショートリングを、ガラス基板1の端部に各色のソース用ショートリングに対応して設けたR用、G用、B用ソース信号入力端子17R、17G、17Bに接続した。また、実施例1同様、TFTの静電破壊を防止するため短絡線18を設けた。

【0106】次に、図5に基づいて電着工程を説明する。図5は、光半導体層を備え、光起電力を利用する電着工程の一例を示す図である。まず、電着工程に移行する前に、前記短絡部18をレーザにより切断してそれぞれの端子を分離し、ゲート用及びソース用ショートリングの短絡を解除した。解除後、ゲート信号入力端子16に15V入力した状態で、電着用基板100の裏面(TFT等の設けられていない側のガラス基板1の表面)から紫外線光源21によって照度50mW/cm<sup>2</sup>で波長

365nmの紫外光をガラス基板全面に照射した。次いで、図5に示すように、電着用基板100の裏面を除く、TF T等の設けられた側の電着用基板100の表面を、実施例1で調製した赤色用の水系電解液19R (pH=7.8、導電率=10mS)に接触させ、R用のソース信号入力端子17Rにポテンショスタット30の作用電極を接続し、飽和カロメル電極31に対し10Vの電圧を印加することで、画素電極5に1分間電圧印加した。尚、カウンター電極32には白金黒を利用した。その結果、画素電極上に厚み1μmの赤色の着色電着膜 (カラーフィルタ) が形成された (電着工程-[レッド2])。

【0107】電圧印加を終了し純水で洗浄した後、水系電解液を実施例1で調製した水系電解液19Gに入れ替え、上記電着工程-[レッド2]と同様に、ゲート信号入力端子16に15V入力した状態で、電着用基板100の裏面から紫外光 (波長365nm、照度50mW/cm<sup>2</sup>) をガラス基板全面に照射し、更にG用ソース信号入力端子17Gに10Vの電圧をポテンショスタットで1分間印加したところ、画素電極上に厚み1μm緑色の着色電着膜 (カラーフィルタ) が形成された (電着工程-[グリーン2])。

【0108】電圧印加を終了し純水で洗浄した後、水系電解液を実施例1で調製した水系電解液19Gに入れ替え、上記電着工程-[レッド2]と同様に、ゲート信号入力端子16に15V入力した状態で、電着用基板100の裏面から紫外光 (波長365nm、照度50mW/cm<sup>2</sup>) をガラス基板全面に照射し、更にB用ソース信号入力端子17Bに10Vの電圧をポテンショスタットで1分間印加したところ、画素電極上に厚み1μm青色の着色電着膜 (カラーフィルタ) が形成された (電着工程-[ブルー2])。電圧印加を終了した後、再び純水で洗浄し乾燥した。このように電着工程を繰り返して、電着用基板に設けられた6個のTF T基板部内の露出する所定の画素電極上に3色よりなるカラーフィルタを形成した。

【0109】上記電着工程の後、電着用基板のカラーフィルタの形成された側の表面に、ラビング工程で生じる静電気破壊を防ぐため、前工程で切断した短絡線18の点線部をレーザCVD法で短絡することにより、再度ソース用ショートリングとゲート用ショートリングとを短絡した。電着用基板には、6個分のカラーフィルタ付のTF T基板部が形成されており、ガラス基板1よりTF T基板となりうる部分 (TF T基板部) を切り抜き、本発明のカラーフィルター一体型TF T基板を同時に6個形成した。

【0110】得られたTF T基板に形成されたカラーフィルタは、その表面が平滑かつ均一であり、十分な着色濃度を有していた。また、実施例1と同様、複数のカラーフィルター一体型TF T基板が同時に得られ、低工数化

による低コスト化が実現できた。しかも、電着工程以外の工程における、TF Tの静電破壊による不良率も低く、かつ電着用基板100の全面に形成された酸化チタンが保護膜としても機能するため、フォトリソエッチングの工数も節減できたことから、カラーフィルター一体型TF T基板を安定に製造することができた。更に、電着時間がより短縮され、着色電着膜の形状なまりが実施例1に比してより改善された。

【0111】実施例1同様、電源に制限なく、定電圧電源なども使用できた。また、TF T構造として、逆スタガ型の薄膜トランジスタ (TF T) を用いたが、他のTF T構造よりなるTF Tを用いてもよい。図2のように、複数のTF T基板部が設けられた基板と同一の基板上にゲートドライバ、ソースドライバが形成されている場合には、これらドライバを駆動して各TF T基板にカラーフィルタを形成してもよい。また、本実施例においても、緑色 (G) について、例えば、その透過スペクトルのピーク波長が500nm、550nmである2つのG<sup>1</sup>、G<sup>2</sup>等に分け、赤色 (R)、緑色 (G<sup>1</sup>)、緑色 (G<sup>2</sup>)、青色 (B) とした4色のカラーフィルター一体型TF T基板を製造する場合には、ソースドライバ及びソース用ショートリングを3系列から4系列とすることで容易に作製できる。

【0112】 (実施例3) まず、絶縁性基板としてガラス基板を準備し、該基板上に、以下の工程を通じて、図6と同様の断面構造よりなる画素を有するTF Tアレイ10 (a-Si TF T) を形成した。ガラス基板1にAl膜をスパッタリングでつけ、フォトリソエッチングでバタニングを行いゲート電極2を形成した。次に、該ゲート電極2を覆うようにして、CVD技術により酸化シリコンよりなる厚み80nm程度のゲート酸化膜3 (絶縁層) を形成した。その後、CVD技術によって厚み80nm程度の多結晶シリコン膜を蒸着し、電極とのコンタクトの良化と逆電界におけるリーク電流の防止の目的でリンを微量添加し、TF T基板となるTF T基板部のみにフォトリソエッチングすることで半導体層4 (アモルファスシリコン; a-Si) を形成した。

【0113】その後、前記ゲート酸化膜3上の半導体層4の形成されていない領域に、ITO膜をスパッタし、フォトリソエッチングにより画素電極5を形成した。一方、蓄積キャパシタンスの電極部を形成するために、蓄積キャパシタンス上のゲート酸化膜3を一部除去するバタニングを行った後、TF Tのソース電極、ドレイン電極となる部分にAl等の金属をスパッタし、フォトリソエッチングでバタニングしてソース電極6、ドレイン電極7を形成した。ここで、前記ドレイン電極7は、画素電極5と接続されている。

【0114】更に、TF T素子を保護するため、CVD技術により窒化シリコン膜を形成し、フォトリソエッチングを行って画素電極以外の領域に保護膜8を設けた。



そして、リフトオフ法とCVD技術を用いて、画素電極5上の上に膜厚200nmの酸化チタン膜20'を形成した。このとき、光触媒作用の効率を上げるため、酸化チタンは画素電極5の全面に設けずごくわずかな隙間を空けておく。以上のようにして、図2のように、同一基板上に6枚のRGB表示用TF Tアレイ10を形成した。

【0115】また、実施例1と同様に、ゲートドライバ11、ソースドライバ12、ゲートバスライン14、ソースバスライン15を設け(TF T基板部)、前記ゲートバスライン14は、その一端で短絡してショートリングを構成し(ゲート用ショートリング)、該ゲート用ショートリングを、ガラス基板1の端部に設けたゲート信号入力端子16(端子部)に接続した。更に、前記ソースバスライン15の一端は、実施例1と同様に、図2に示すようにRGB3系列のソース用ショートリングを構成し、該3系列のソース用ショートリングを、ガラス基板1の端部に各色のソース用ショートリングに対応して設けたR用、G用、B用ソース信号入力端子17R、17G、17Bに接続した。また、実施例1同様、TF Tの静電破壊を防止するため短絡線18を設けた。

【0116】次に、図7に基づいて電着工程を説明する。図7は、光半導体層を備え、光触媒作用を利用した電着工程の一例を示す図である。まず、電着工程に移行する前に、前記短絡部18をレーザにより切断してそれぞれの端子を分離し、ゲート用及びソース用ショートリングの短絡を解除した。解除後、ゲート信号入力端子16に15V入力した状態で、電着用基板100の裏面(TF T等の設けられていない側のガラス基板1の表面)から紫外線光源21によって照度50mW/cm<sup>2</sup>で波長365nmの紫外光をガラス基板全面に照射した。次いで、図5に示すように、電着用基板100の裏面を除く、TF T等の設けられた側の電着用基板100の表面を、実施例1で調製した赤色用の水系電解液19R(pH=7.8、導電率=10mS)に接触させ、G、B用ソース信号入力端子17G及び17Bにポテンシオスタット30の作用電極を接続し、飽和カロメル電極31に対し10Vの電圧を印加することで、画素電極5に1分間電圧印加した。尚、カウンター電極32には白金黒を利用した。その結果、赤色の着色電着膜を形成しようとする画素電極5上の上に、光触媒作用によって厚み1μmの赤色の着色電着膜(カラーフィルタ)が形成された(電着工程-[レッド3])。

【0117】電圧印加を終了し純水で洗浄した後、水系電解液を実施例1で調製した水系電解液19Gに入れ替え、上記電着工程-[レッド3]と同様に、ゲート信号入力端子16に15V入力した状態で、電着用基板100の裏面から紫外光(波長365nm、照度50mW/cm<sup>2</sup>)をガラス基板全面に照射し、更にG、B用ソース信号入力端子17G及び17Bに10Vの電圧をポテンシオスタットで1分間印加したところ、赤色の着色電着

膜を形成しようとする画素電極5上の上に、光触媒作用によって、厚み1μm緑色の着色電着膜(カラーフィルタ)が形成された(電着工程-[グリーン3])。

【0118】電圧印加を終了し純水で洗浄した後、水系電解液を実施例1で調製した水系電解液19Gに入れ替え、上記電着工程-[レッド2]と同様に、ゲート信号入力端子16に15V入力した状態で、電着用基板100の裏面から紫外光(波長365nm、照度50mW/cm<sup>2</sup>)をガラス基板全面に照射し、更にG、B用ソース信号入力端子17G及び17Bに10Vの電圧をポテンシオスタットで1分間印加したところ、赤色の着色電着膜を形成しようとする画素電極5上の上に、光触媒作用によって、厚み1μm青色の着色電着膜(カラーフィルタ)が形成された(電着工程-[ブルー3])。電圧印加を終了した後、再び純水で洗浄し乾燥した。このように電着工程を繰り返して、電着用基板に設けられた6個のTF T基板部内の露出する所定の画素電極上に3色よりなるカラーフィルタを形成した。

【0119】上記電着工程の後、電着用基板のカラーフィルタの形成された側の表面に、ラビング工程で生じる静電気破壊を防ぐため、前工程で切断した短絡線18の点線部をレーザCVD法で短絡することにより、再度ソース用ショートリングとゲート用ショートリングとを短絡した。電着用基板には、6個分のカラーフィルタ付のTF T基板部が形成されており、ガラス基板1よりTF T基板となりうる部分(TF T基板部)を切り抜き、本発明のカラーフィルター一体型TF T基板を同時に6個形成した。

【0120】得られたTF T基板に形成されたカラーフィルタは、その表面が平滑かつ均一であり、十分な着色濃度を有していた。また、複数のカラーフィルター一体型TF T基板が同時に得られ、工数が低減され低コスト化が実現できた。しかも、電着工程以外の工程における、TF Tの静電破壊による不良率も低く、カラーフィルター一体型TF T基板を安定に製造することができた。一方、本実施例では、半導体層として、内部抵抗の高いa-SiをTF T材料を用いたが、光触媒作用を応用することにより、低電圧下で着色電着膜を容易に形成することができた。

【0121】

【発明の効果】本発明によれば、複数のTF T基板に各々設けられた、ゲート電極及び複数色用の複数系列のソース電極をまとめるゲート用若しくはソース用ショートリングを通じて選択的にTF Tの耐電圧域の低電圧(20V以下)を印加することにより、TF T基板上に平滑かつ均一で、十分な着色濃度を有する着色電着膜(カラーフィルタ)を形成でき、1枚の絶縁性基板から複数のカラーフィルタ付きTF T基板を作製できるという効果がある。即ち、工数の少ない簡易な製造工程が実現できると共に、平滑かつ均一で十分な着色濃度を有するカラ



ーフィルタを備えたカラーフィルター型TFT基板を低コストに作製することができる。また、電着工程以外の工程における、薄膜トランジスタ(TFT)の静電破壊による不良率が低減され、カラーフィルター型TFT基板を安定に製造することができるという効果もある。

【図面の簡単な説明】

【図1】 TFT基板の1画素の断面構成図の一例を示す図である。

【図2】 1枚の絶縁性基板から複数のTFT基板を取り出すための電着用基板の構成態様の一例を示す図である。

【図3】 電着工程の一例を示す図である。

【図4】 TFT基板の1画素の断面構成図の一例を示す図である。

【図5】 光半導体層を備え、光起電力を利用した電着工程の一例を示す図である。

【図6】 TFT基板の1画素の断面構成図の一例を示す図である。

【図7】 光半導体層を備え、光触媒作用を利用した電着工程の一例を示す図である。

【図8】 ショトキー接合を有する光半導体のエネルギー\*

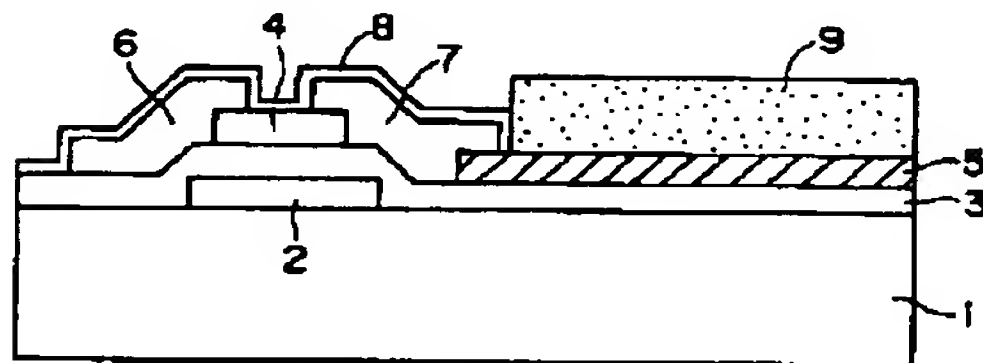
\* エネルギーバンドを示す図である。

【図9】 pin接合を有する光半導体のエネルギーバンドを示す図である。

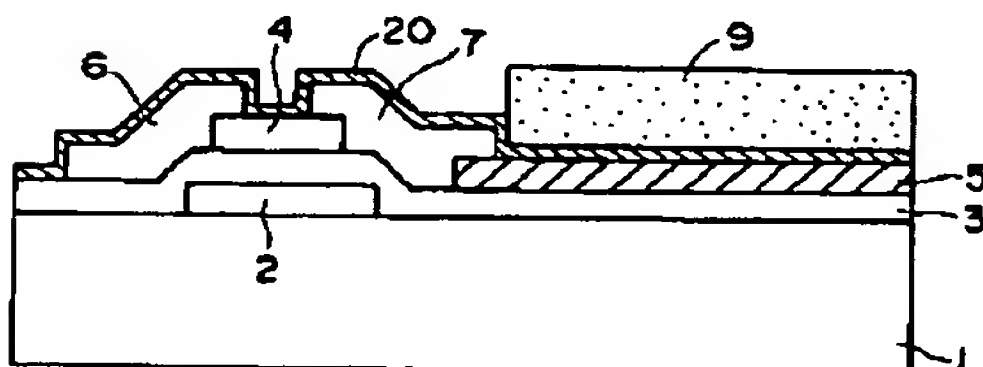
【符号の説明】

- |         |                           |
|---------|---------------------------|
| 1       | 絶縁性基板                     |
| 5       | 画素電極(ITO膜)                |
| 8       | 保護層                       |
| 9       | 着色電着膜(カラーフィルタ)            |
| 10      | TFTアレイ                    |
| 11      | ゲートドライバ                   |
| 12      | ソースドライバ                   |
| 14      | ゲートバスライン                  |
| 15      | ソースバスライン                  |
| 16      | ゲート信号入力端子                 |
| 17R     | 赤色(R)用ソース信号入力端子           |
| 17G     | 緑色(G)用ソース信号入力端子           |
| 17B     | 青色(B)用ソース信号入力端子           |
| 18      | 短絡線                       |
| 19R     | 赤色(R)用の水系電解液              |
| 20, 20' | 光半導体層(TiO <sub>2</sub> 膜) |
| 21      | 光源(紫外光)                   |
| 100     | 電着用基板                     |

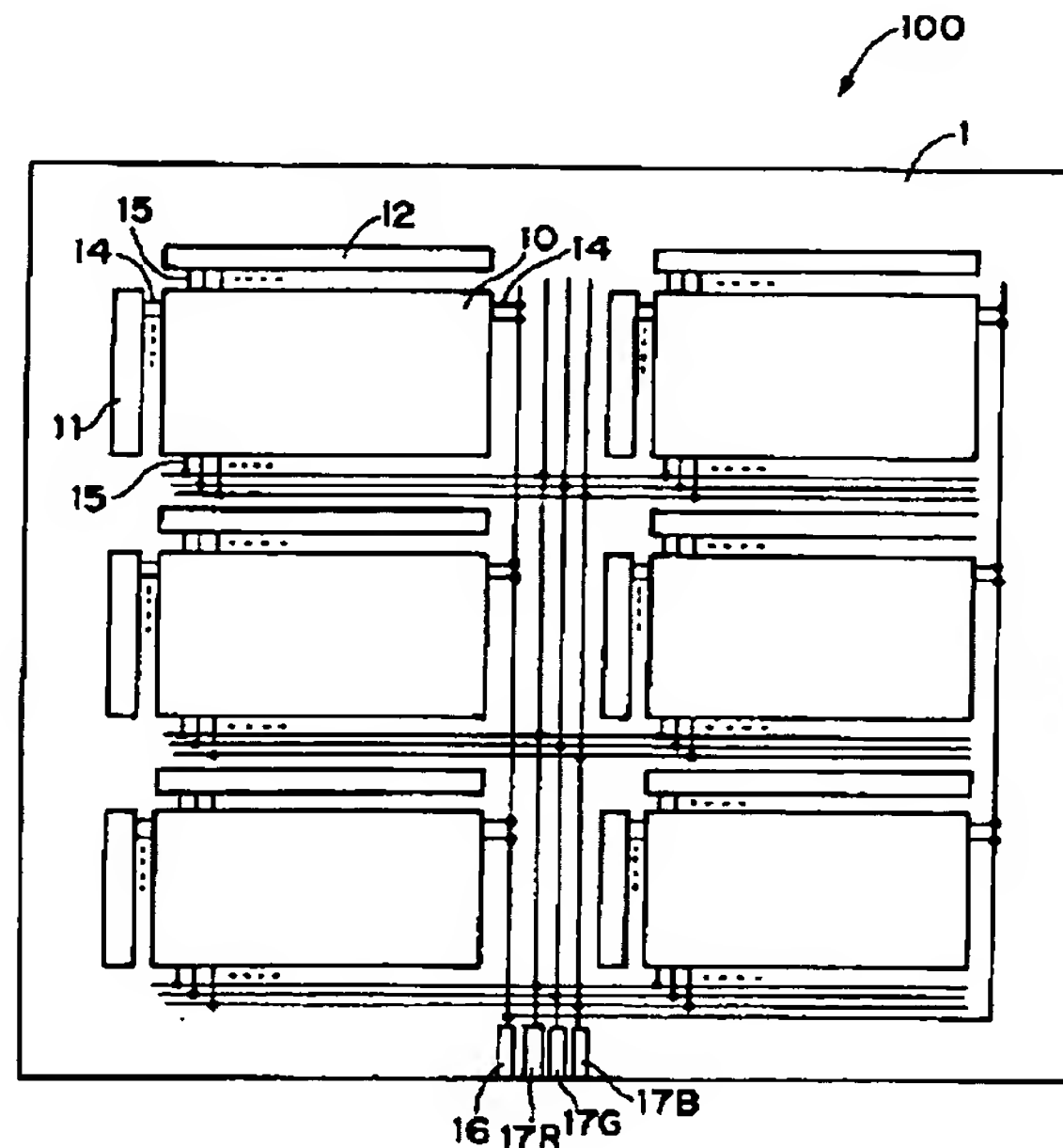
【図1】



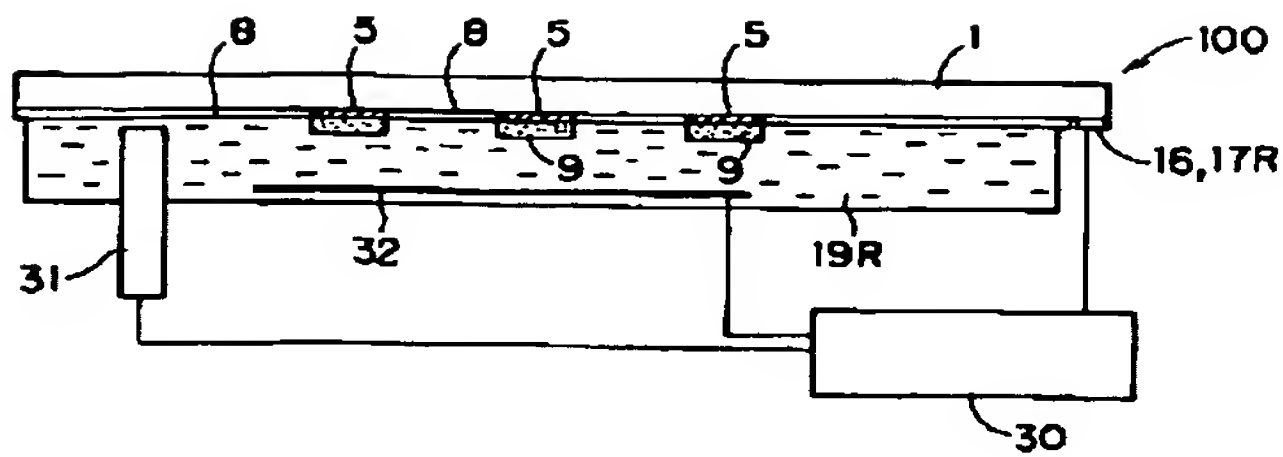
【図4】



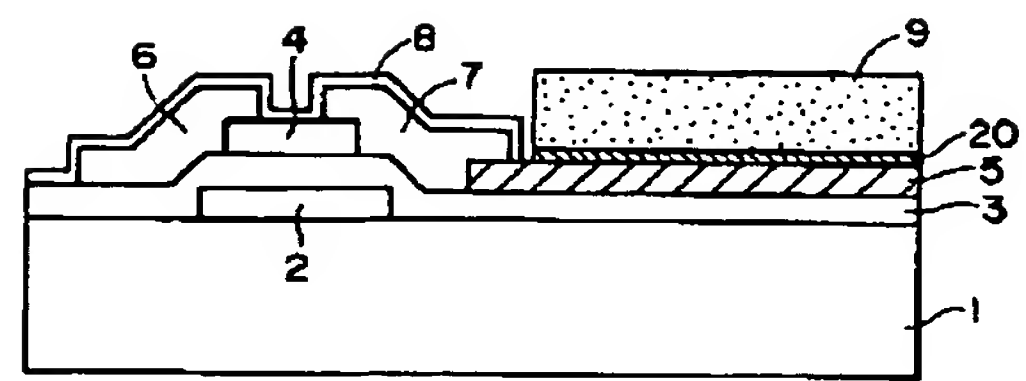
【図2】



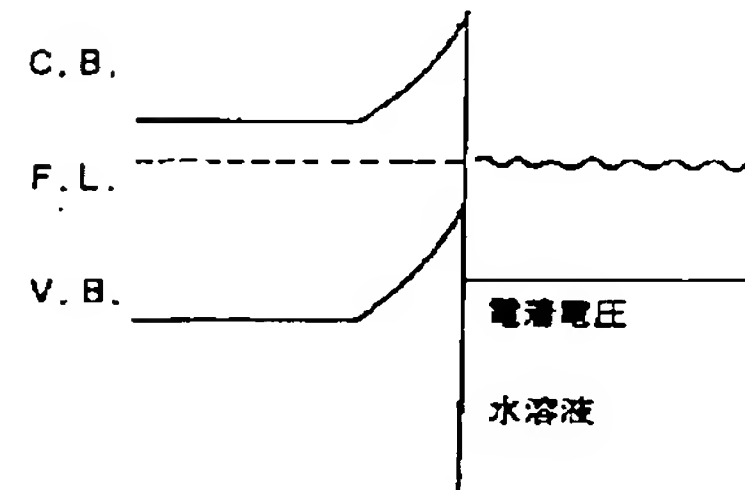
【図3】



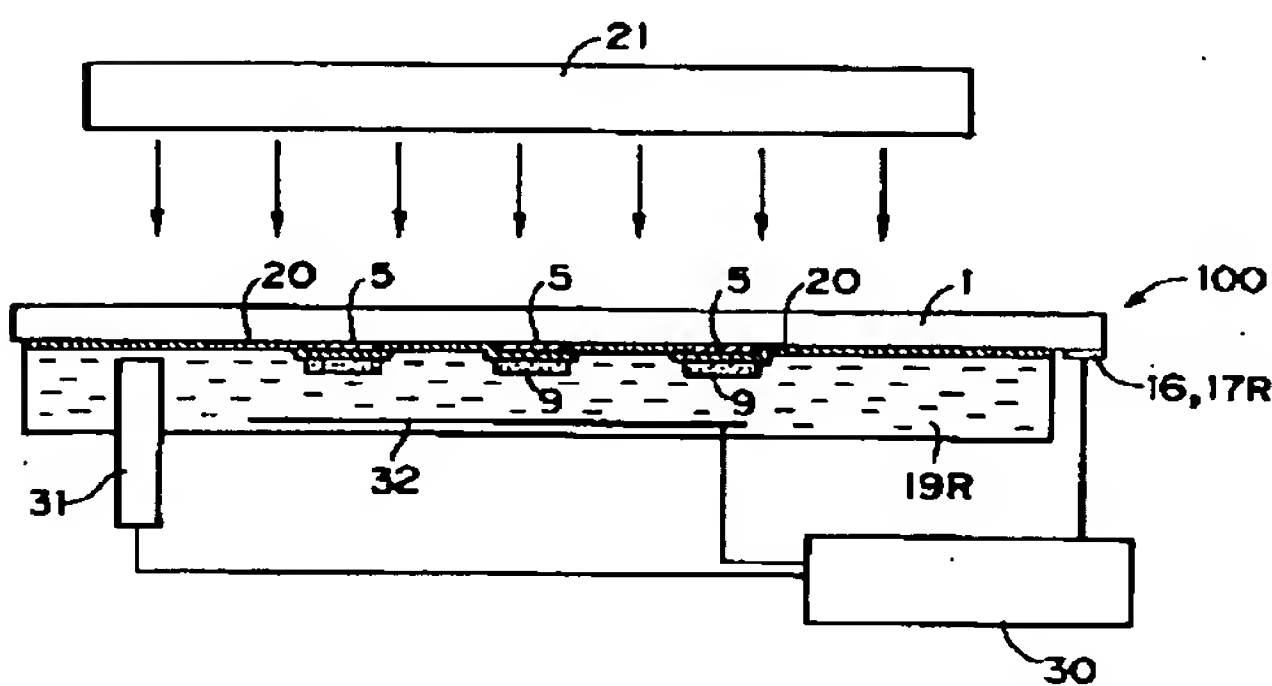
【図6】



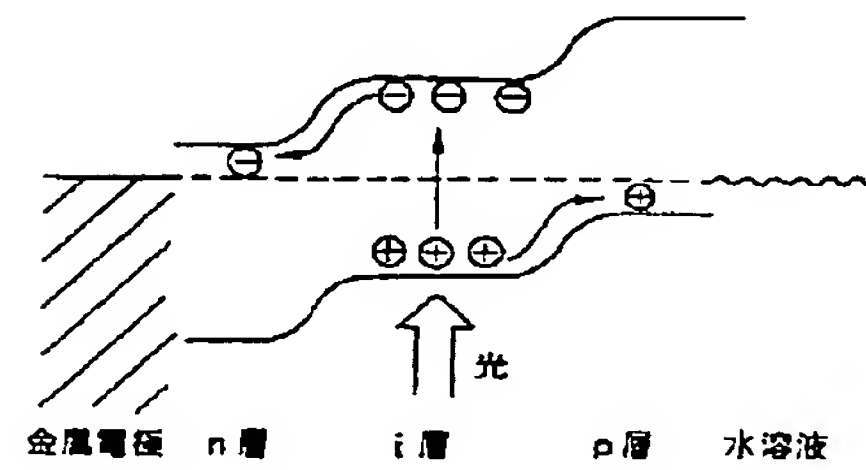
【図8】



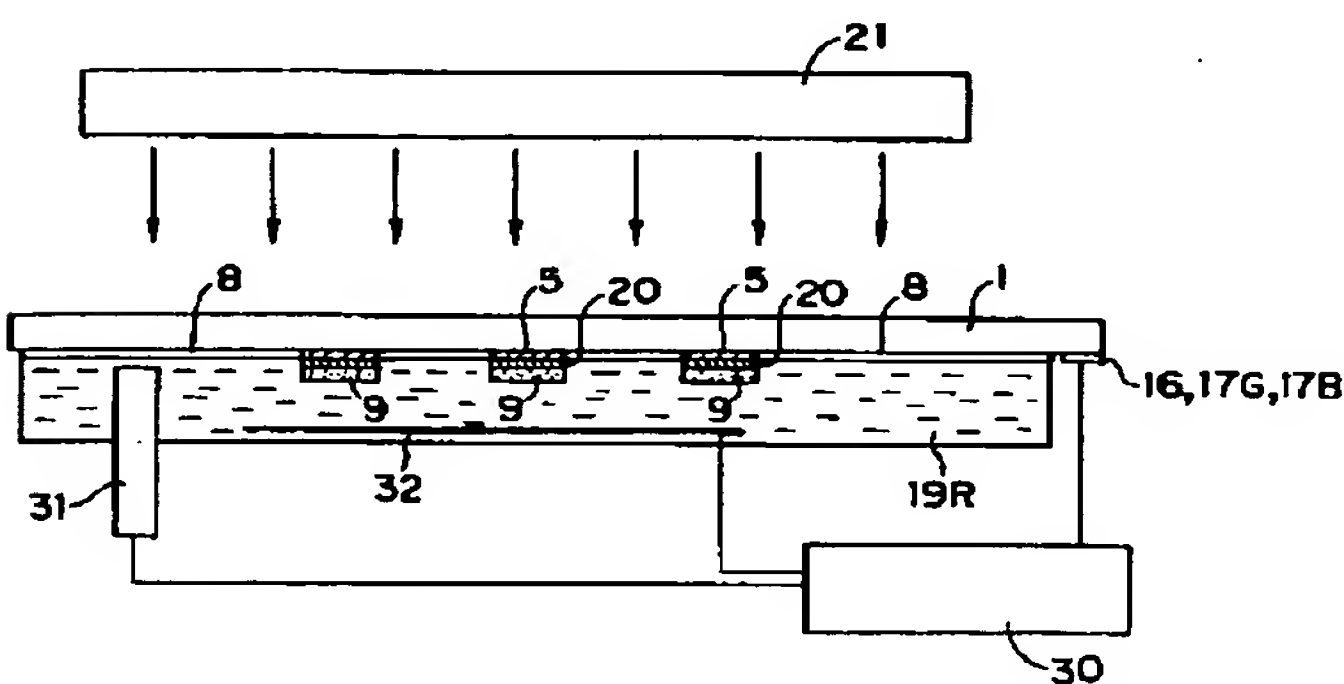
【図5】



【図9】



【図7】



フロントページの続き

(51)Int.Cl.<sup>7</sup>  
// C 2 5 D 21/00

識別記号

F 1  
G 0 2 F 1/136

ターマコード (参考)

5 0 0

(72)発明者 坪 英一  
神奈川県足柄上郡中井町境430 グリーン  
テクなかい 富士ゼロックス株式会社内

(72)発明者 友野 孝夫  
神奈川県足柄上郡中井町境430 グリーン  
テクなかい 富士ゼロックス株式会社内

F ターム(参考) 2H048 BA47 BA62 BB02 BB43  
2H090 JA05 JA06 JD04  
2H091 FA02Y FB02 FC06 GA01  
GA02 LA12 LA15  
2H092 JA26 JB22 JB31 KA05 PA08